

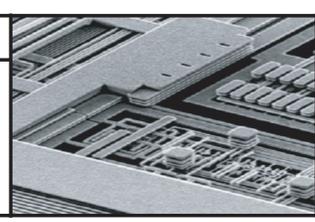
Si ULSIにおけるGHz帯高速信号伝送線路配線駆動回路の研究

東京工業大学 精密工学研究所 益研究室
五味 振一郎、伊藤 浩之、岡田 健一、益 一哉

Background

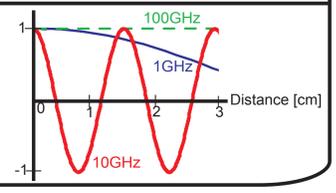
LSIの大規模化

マイクロプロセッサなどの超大規模集積回路 (LSI) においては個々のデバイスの遅延よりもそれら数千万個のトランジスタを接続する配線の遅延の方が支配的



LSIの高速化

- 高周波化に伴い、配線のインダクタンス成分が無視できなくなる。
- 線路長が長くなるにつれ、信号に波としての性質が表れてくる。



従来の様な、RC集中定数回路としての扱いが困難

LSI内の長距離配線に伝送線路を用いることで高速化を達成する

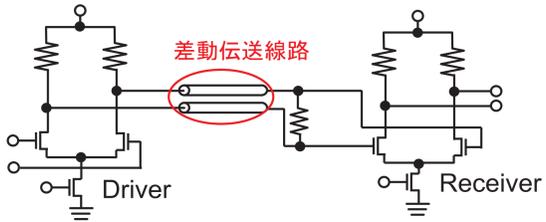
Driver and Receiver Circuits

伝送線路 → 差動伝送線路

差動伝送の利点

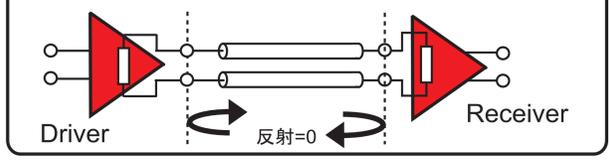
- 伝送線路の接地が不要
- 同相ノイズに強い
- 小信号の伝送が可能 ⇒ 回路動作の高速化

差動伝送線路駆動・受端回路 → 差動増幅回路



特徴

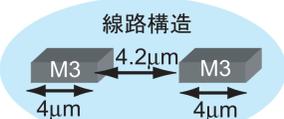
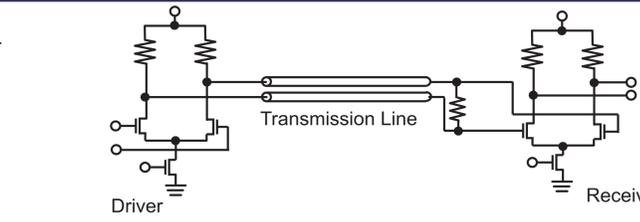
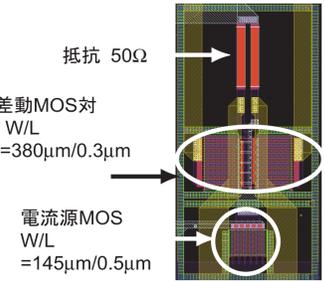
- 小振幅差動信号の伝送を想定
- 伝送線路とのインピーダンスマッチングを考慮 → 信号の反射が起こらない



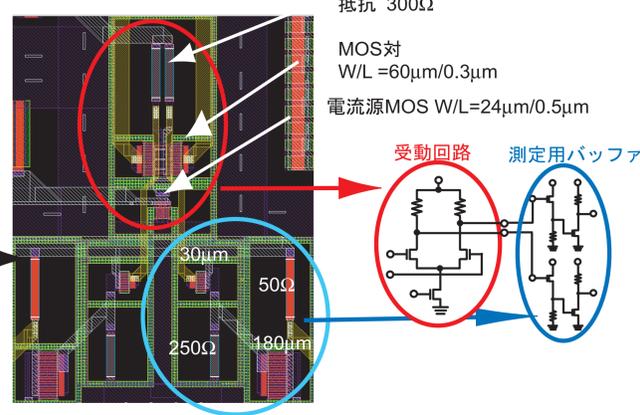
Driver and Transmission Line and Receiver

AMS 0.35μm CMOS Processで設計 (2003年6月)

駆動回路部分

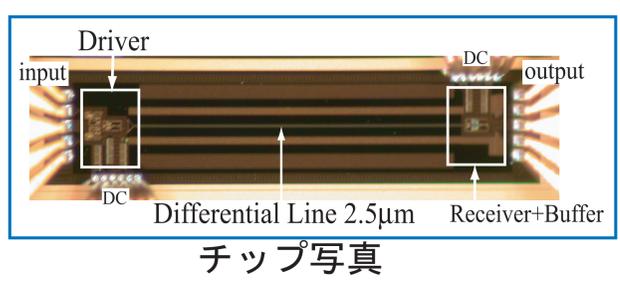
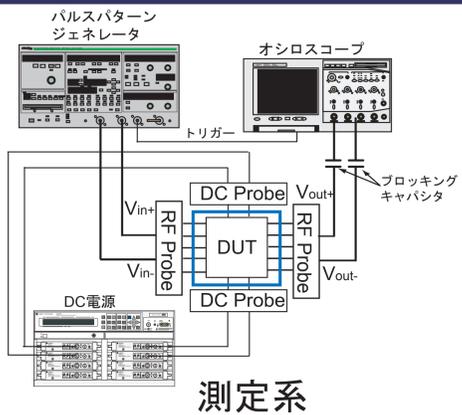


受動回路部分

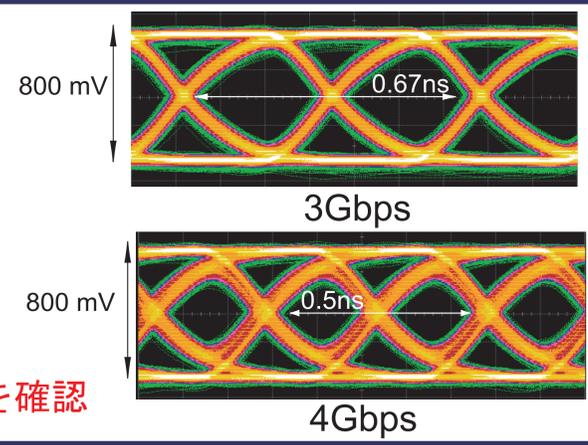


線路長 2.5mm

Measurement Result



チップ写真



4Gbpsでの動作を確認

Advantages of Differential Transmission

差動伝送の有効性の検討

従来手法であるRC線路・CMOSインバータと差動増幅回路・差動伝送線路の比較を配線長を変化させて行う。
→ 消費電力、遅延時間

入力信号: 1GHz方形波
デバイスパラメータ: 0.18 μm CMOSプロセス

