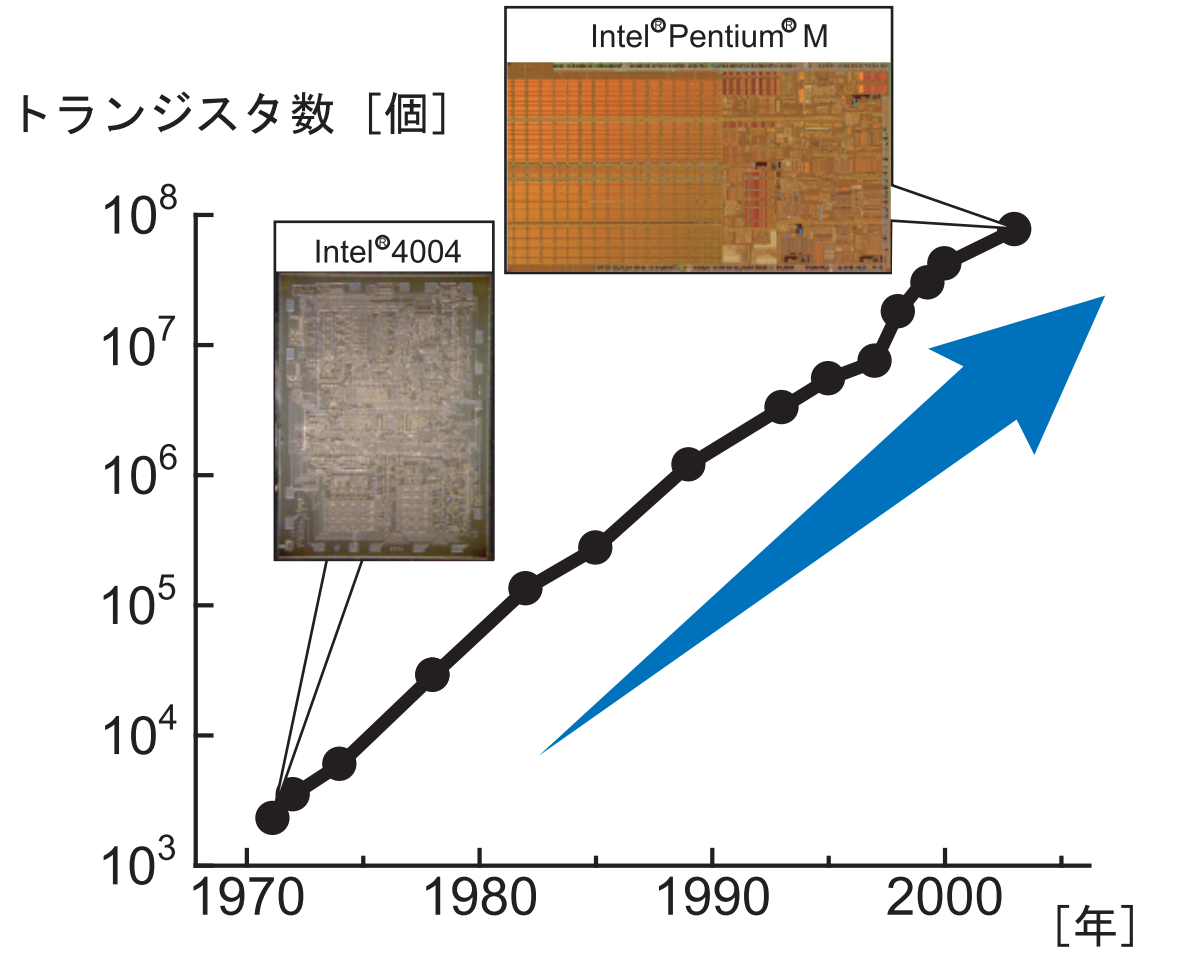


超高速プロセッサが未来を造る

東京工業大学 統合研究院 益研究室 木村実人、伊藤浩之、杉田英之、岡田健一、益 一哉

背景

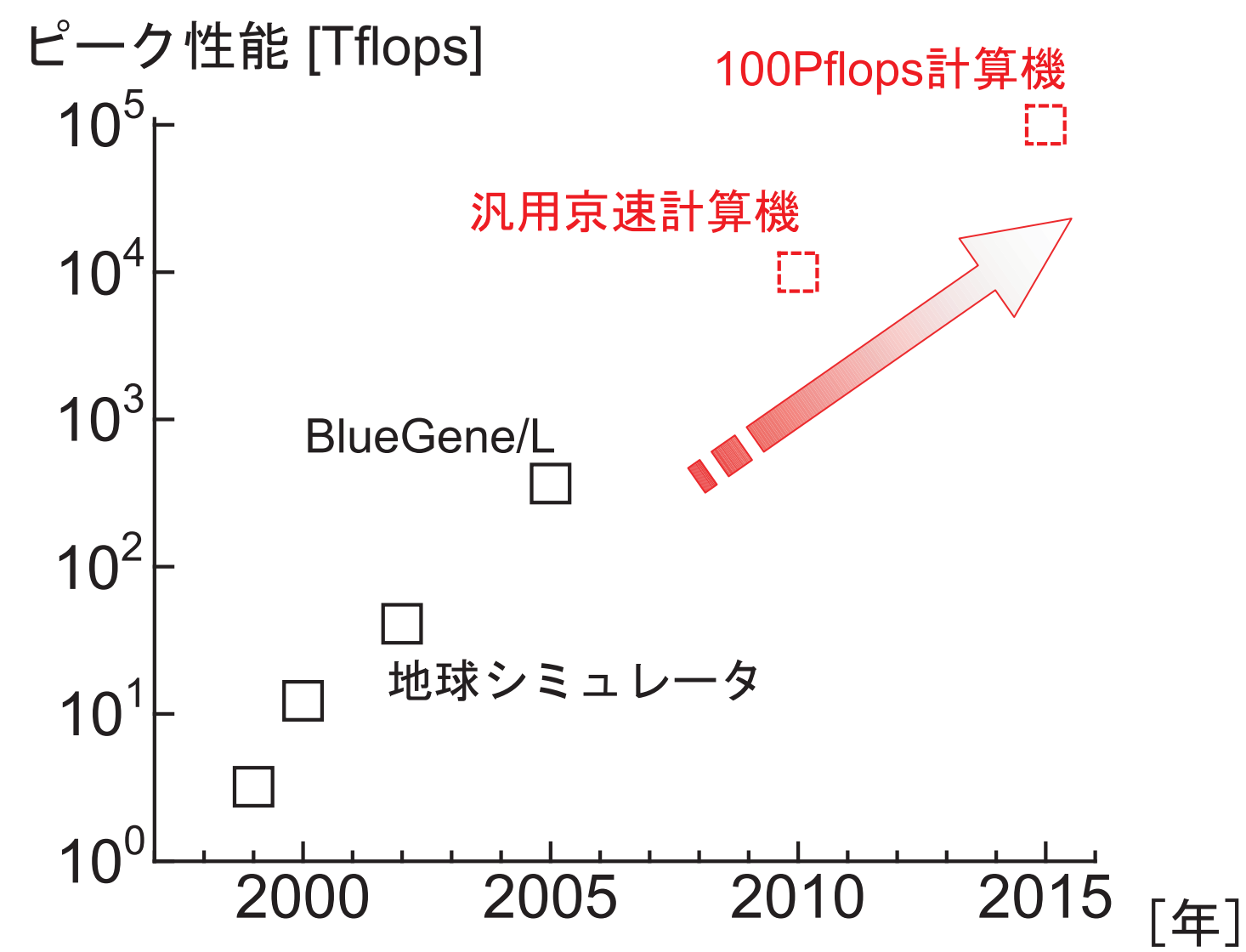
ムーアの法則



半導体の性能は指数関数的に上昇

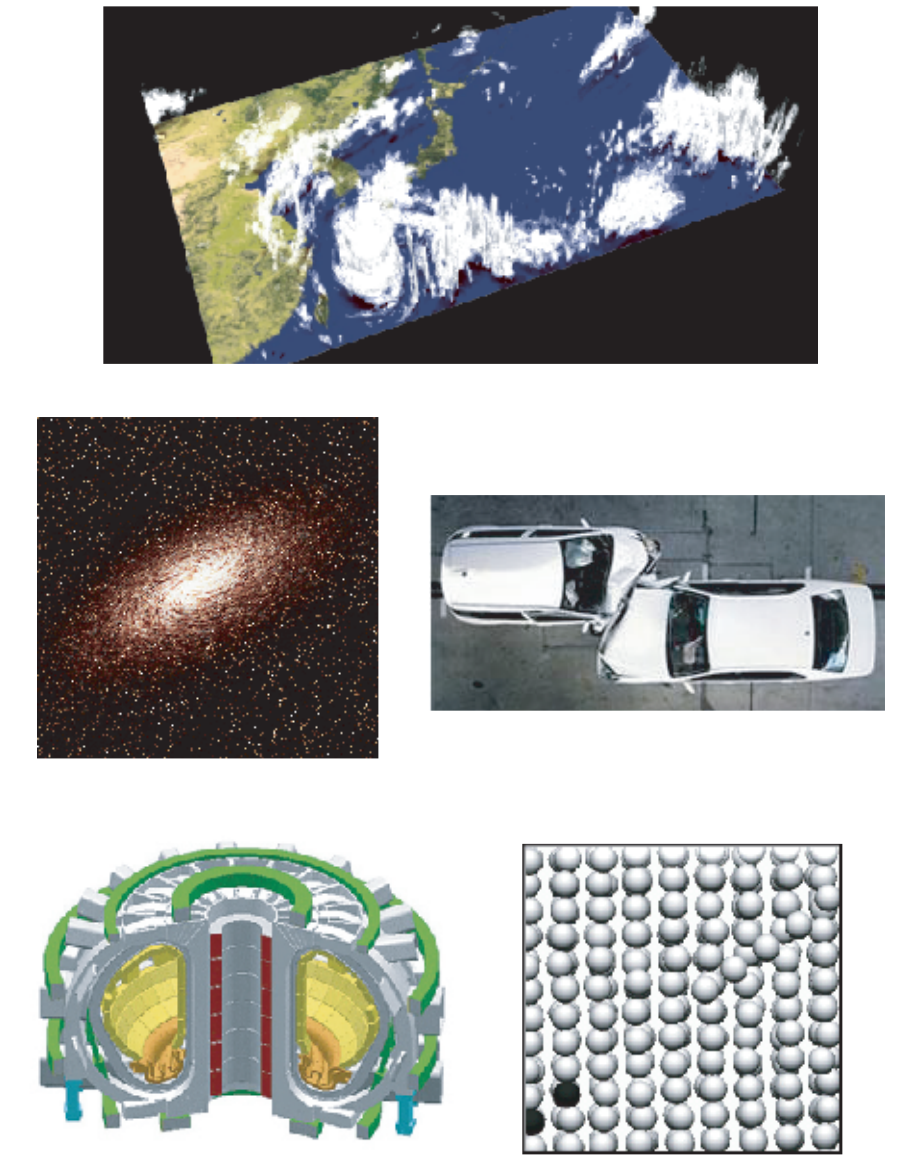
スーパーコンピュータ

スーパーコンピュータの性能推移



利用分野

- 気象予測、地球環境予測
- 遺伝子情報解析
- 物質の構造、特性解析
- 自動車衝突の仮想実験
- 自動車、航空機の空気抵抗の解析
- 銀河形成シミュレーション
- 素粒子、原子核物理のシミュレーション
- データマイニング
- マクロ経済予測、株価予測



最先端の科学技術を牽引

10年後のスパコン

人と同様の能力
~考えるコンピュータ~

世界そのものを表現
~世界シミュレータ~

10 Pflops 100 Pflops

ボトルネック

オンチップ

微細化

デバイス遅延は減少

配線遅延は増加

LSIの動作速度は配線に律速される。

オフチップ

CPU-CPU間接続
CPU-メモリ間接続

ピン数の増加
伝送速度の高速化
配線層数の増加

配線の高速化、高密度化が必須

伝送線路配線

現在のオンチップ配線

RC線路配線

線路の間にリピータを挿入する。

RC時定数による遅延を小さくできる。
(長距離な配線ほどRCが大きいく)

But...
リピータを入れすぎると消費電力が高くなる。

伝送速度 ↔ 消費電力
トレードオフ

CPUの単位面積当たりの消費電力

2010年には...
100 W/mm²に
↑ 太陽表面と同程度の消費電力密度

伝送線路

電磁波伝送

各種伝送線路

- マイクロストリップ線路
- コプレーナ線路
- 同軸線路

差動伝送線路

特徴

- クロストークノイズに強い
- 低電圧動作可能なため高速伝送に適する

差動伝送線路の構造

Attenuation ↔ Layout Area ↔ Crosstalk
相関 ↑ トレードオフ

Power Consumption

クロストーク

隣接配線への影響

低クロストーク
高密度
低損失

な構造の提案

高品質なオンチップ、
オフチップ配線において重要

オンチップ差動伝送線路

長距離配線を差動伝送線路として設計

Conventional Repeater

Proposed Driver

Receiver

信号は電磁波の速度で伝播
RC線路で必要なリピータが不要

高速化、低消費電力化の
トレードオフを解決

遅延時間 → 1/3に
消費電力 → 1/8に
(配線長 = 6mm)

クロック周波数の向上
CPU性能の向上

超高密度差動伝送線路

ノイズキャンセル構造

Aggressor Victim

Diagonal-pair line Stacked-pair line

クロストークノイズ

Zero-crosstalk structure

クロストークに強い構造を実現

伝送方式の工夫

Common-level

高密度な伝送方式

Differential-mode transmission

Common-mode transmission

ゼロクロストークバスライン

Differential-mode transmission

Common-mode transmission

Signal1 Signal3 Diagonal-pair Line

Signal2 Signal4 Stacked-pair Line

Signal5 Reference

Signal1 = D1 - D1
Signal2 = D2 - D2
Signal3 = S1 - S1

Signal4 = P1 = D1 + D1
Signal5 = P2 = D2 + D2
Reference = S1 + S1

6本5信号伝送の実現

オンチップゼロクロストークバスライン評価用TEG

シミュレーション結果

Differential-mode transmission

Common-mode transmission

Forward Crosstalk Coefficient K_f

Out of Margin

低クロストーク

高密度 -44%

高密度かつ低クロストークな線路

さらに高性能な配線の実現

→ 考えるコンピュータ、世界シミュレータの実現