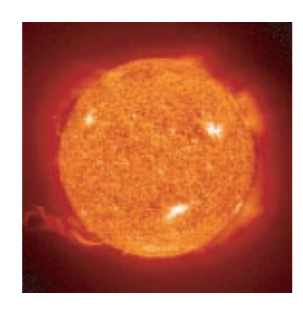
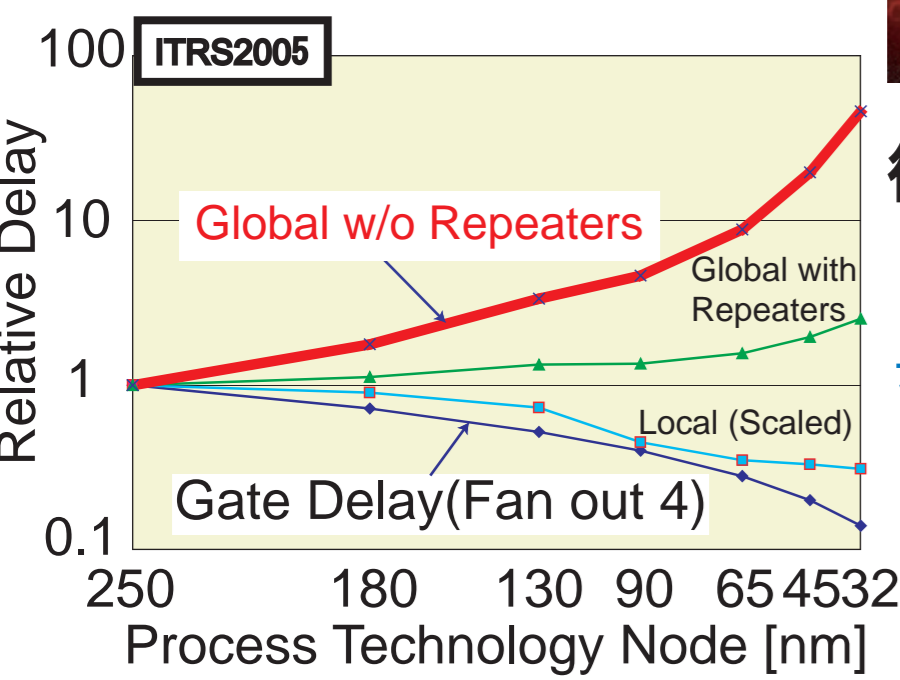
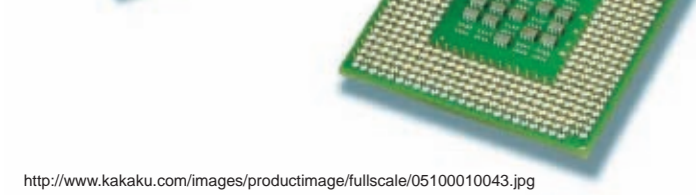


Background

Si ULSI

動作周波数: GHz帯
チップサイズ: cmオーダー
動作周波数: 3.6 GHz
最大消費電力: 115.0 W → **0.4 W/mm²**



2010年には... **100 W/mm²**に
↑ 太陽表面と同程度の消費電力密度

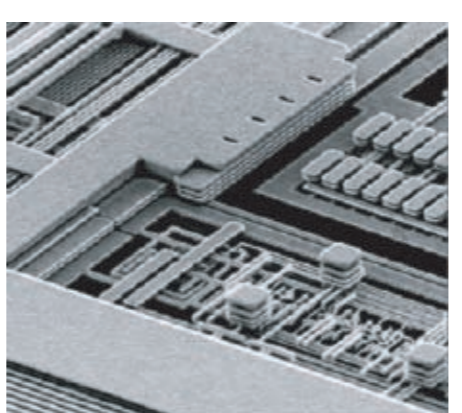
微細化 → 高速化

しかし...

長距離配線におけるRC遅延が増大

LSIの動作速度は長距離配線によって律速されている。

Global Interconnect



- RC線路として設計
- 配線遅延低減のためにリピーターで配線を分割
=長い配線ほど多くのリピーターが必要

高速化 = より大きな電流を回路に流す

トレードオフ: 高速化 ↔ 消費電力

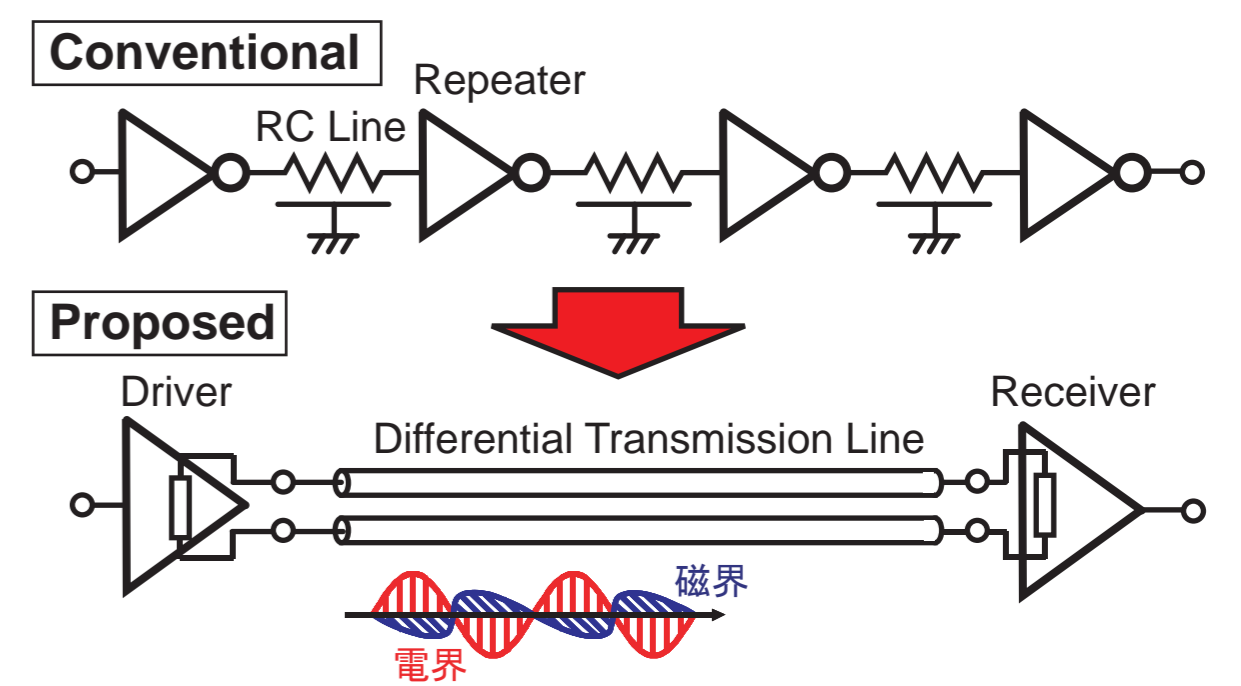
クロック周波数がGHz帯になると...

- 信号波長と長距離配線長が同じオーダーになる。
- 配線のインダクタンスのLが無視できなくなる。

RC線路として長距離配線を設計することが原理的に不可能になっている。

Purpose

長距離配線を差動伝送線路として設計

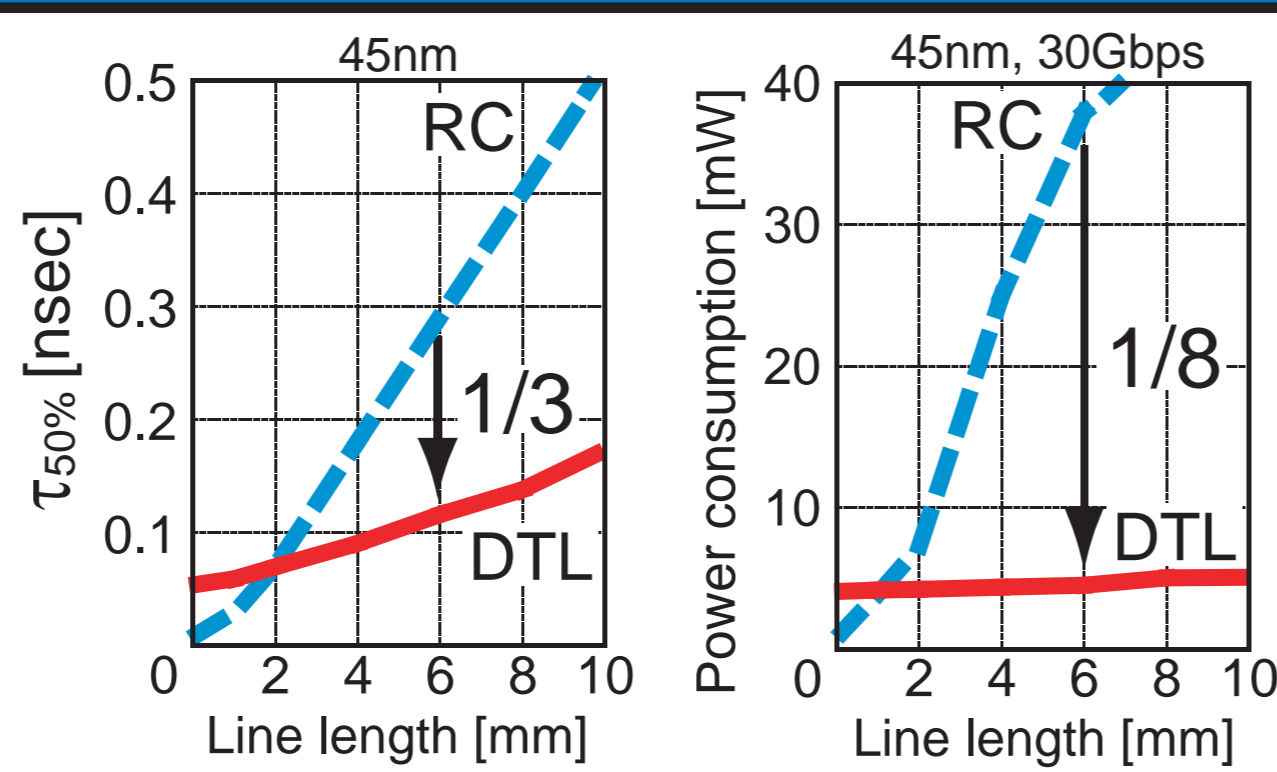
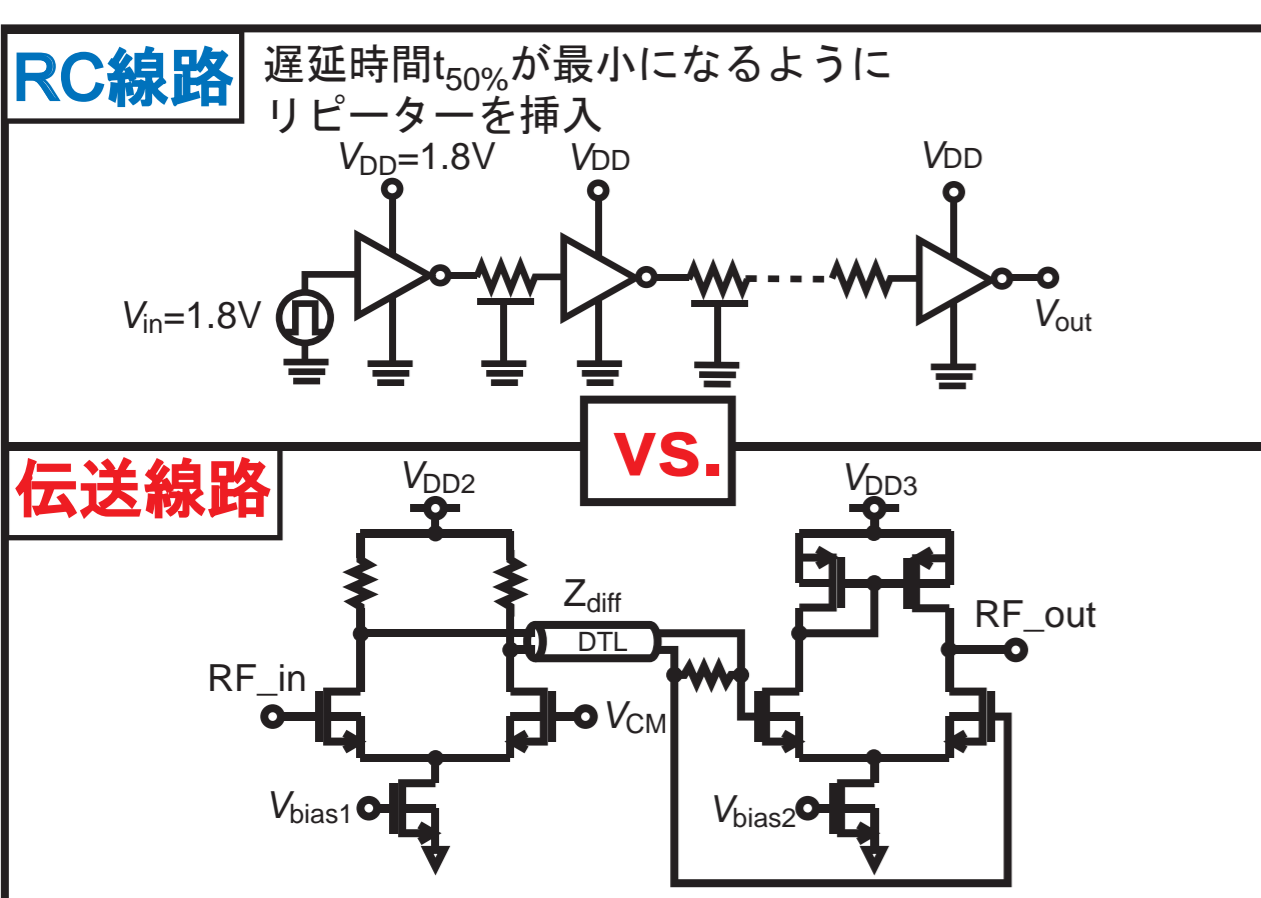


電磁波の速度で伝送
小振幅信号伝送
高クロストーク耐性

高速化
低消費電力化

Impact

伝送線路 vs. RC線路



差動伝送線路を用いることで...

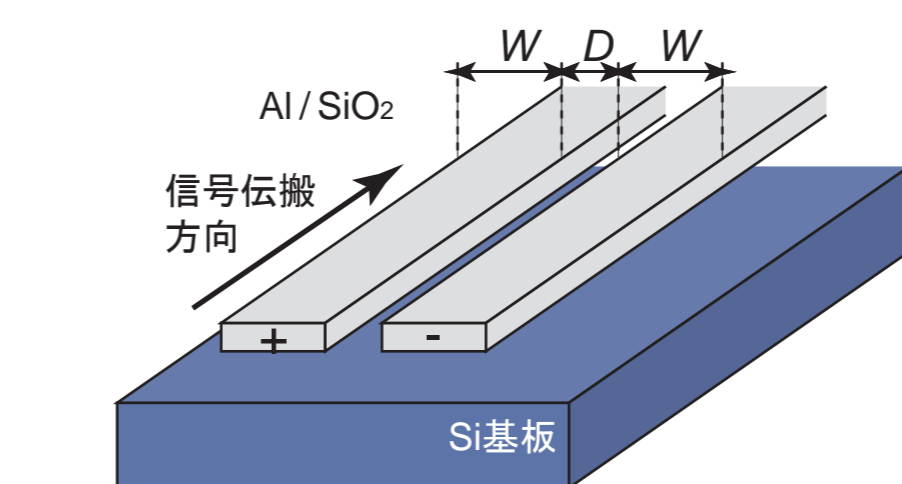
遅延時間 → 1/3
消費電力 → 1/8
(配線長 = 6mm) → 動作周波数 15GHz → 40GHz

Line structures

Important considerations

Attenuation ↔ Layout Area ↔ Crosstalk
Power Consumption

Attenuation, Layout area, Impedance



- 0.35 μm CMOSプロセスを参考
M1厚 = 0.7 μm, M2厚 = 0.6 μm
M3厚 = 0.9 μm, ILD厚 = 1.0 μm
- SiO₂のε_r, tanδの周波数依存性は無視
- Si基板の抵抗率 = 2Ω·cm
- W = 2.0 - 6.0 μm
- Z_{diff} = 80 - 120 Ω (Dで調整)

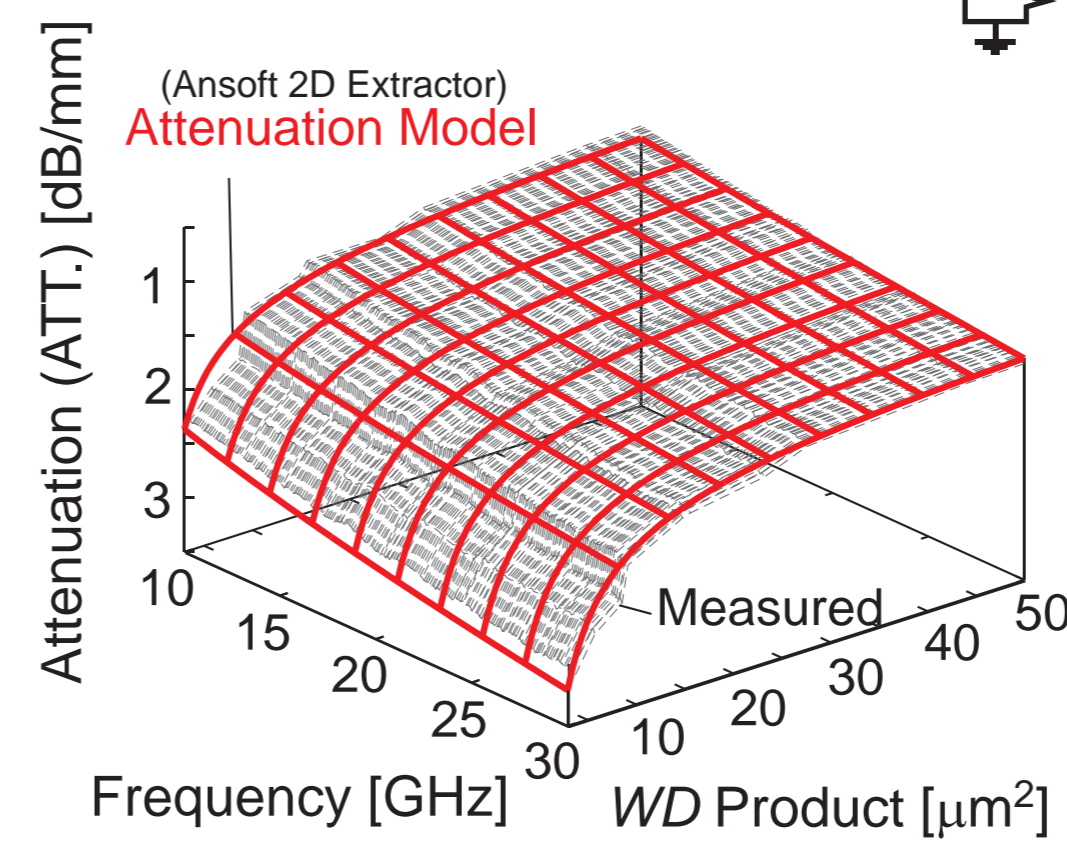
信号減衰量と配線パラメータの関係

$$\alpha_{diff} = \frac{1}{2} \left(\frac{R_{diff}}{Z_{diff}} + G_{diff} Z_{diff} \right)$$

$$R_{diff} \propto \frac{\sqrt{D}}{W}, \quad G_{diff} \propto \frac{W}{\sqrt{D}}, \quad Z_{diff} \propto \frac{D}{W}$$

減衰量は最小値が存在する。

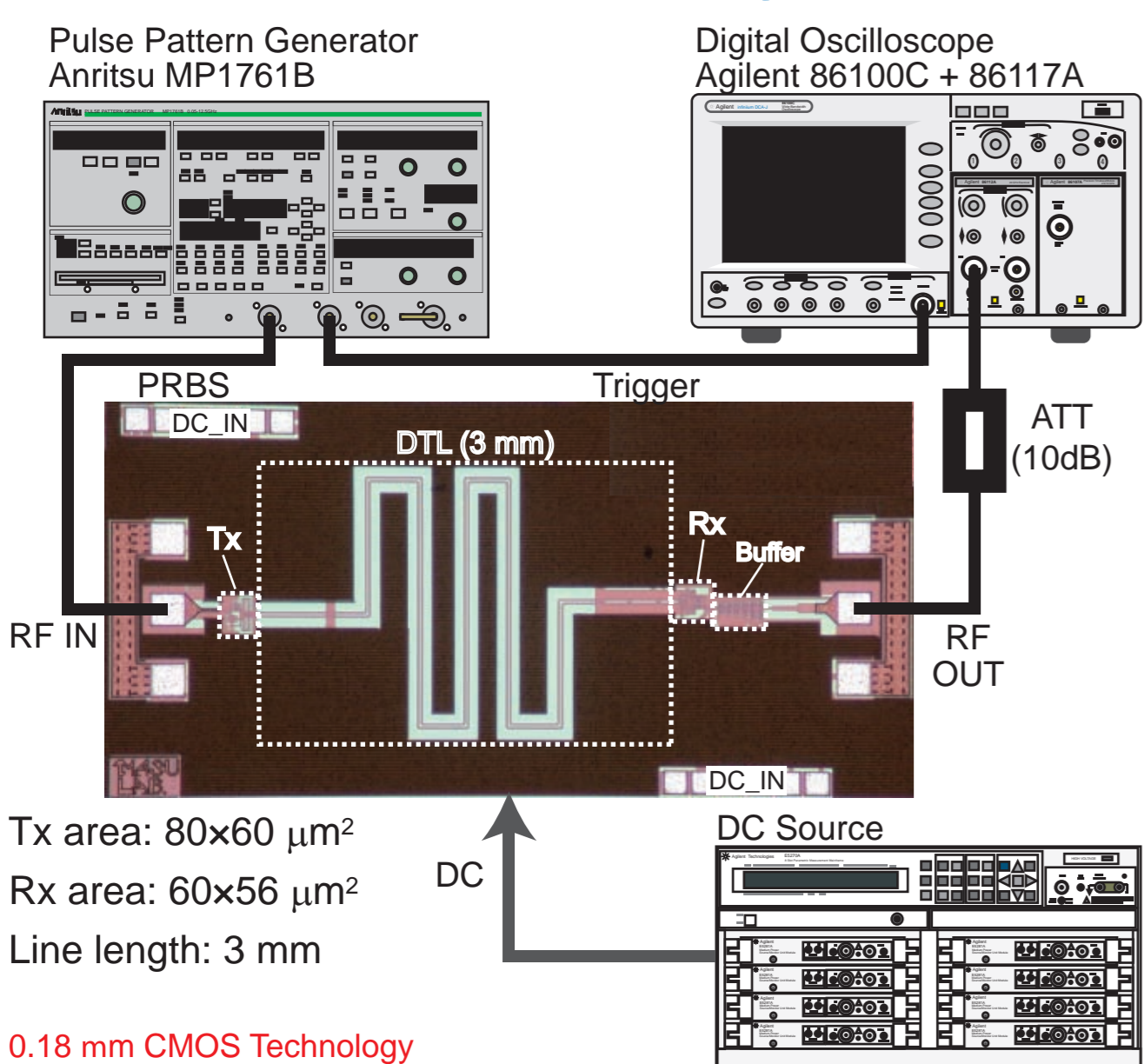
$$ATT. = a + \frac{bf^c}{\sqrt{WD}} + df\sqrt{WD}$$



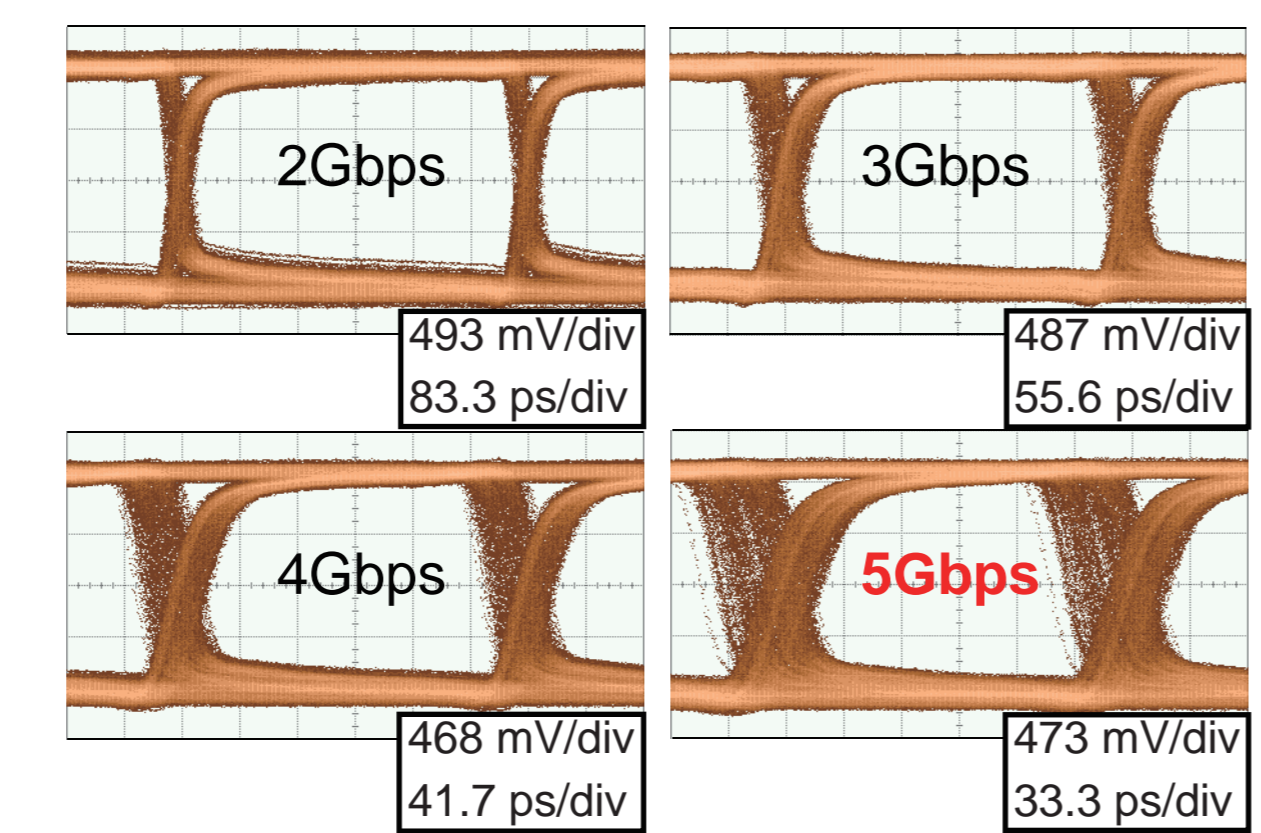
損失量はWD積で見積もることができる。

Time-domain measurement

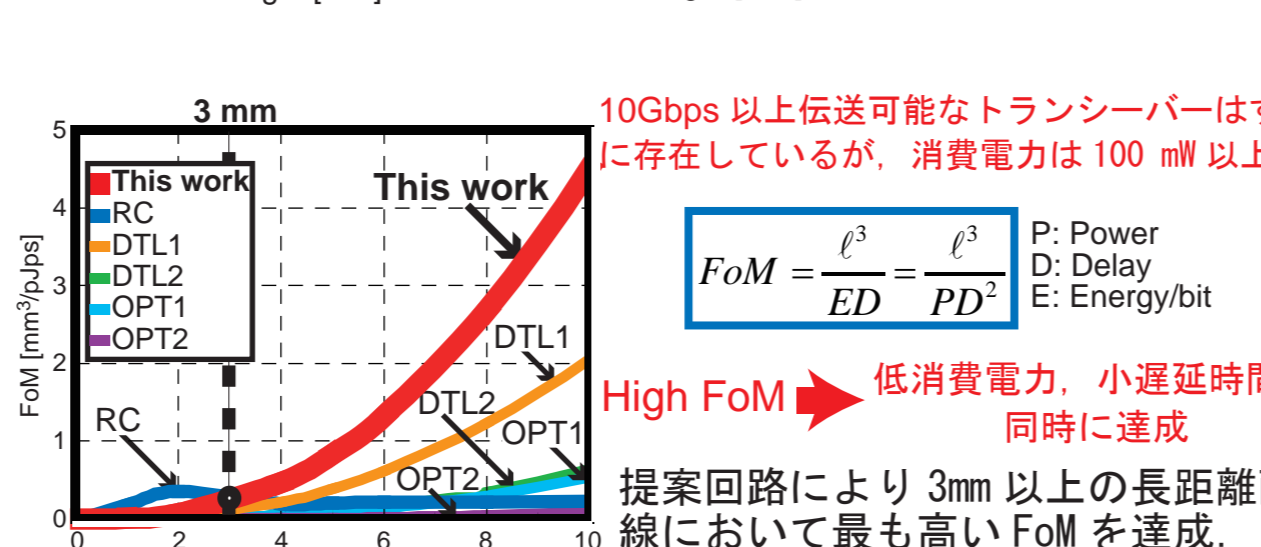
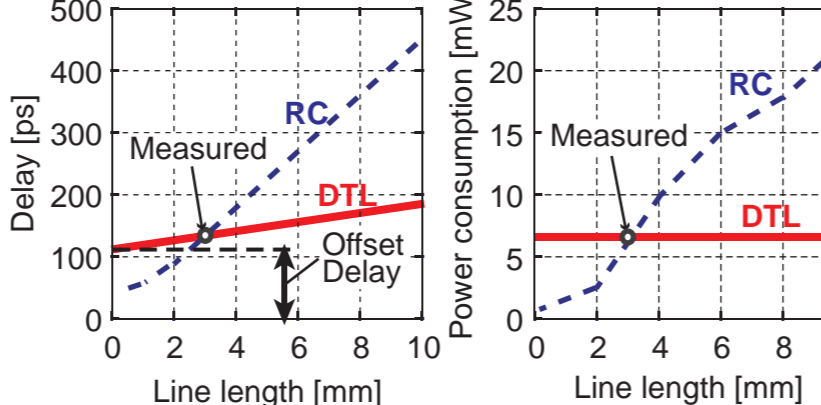
Measurement system



Measurement results

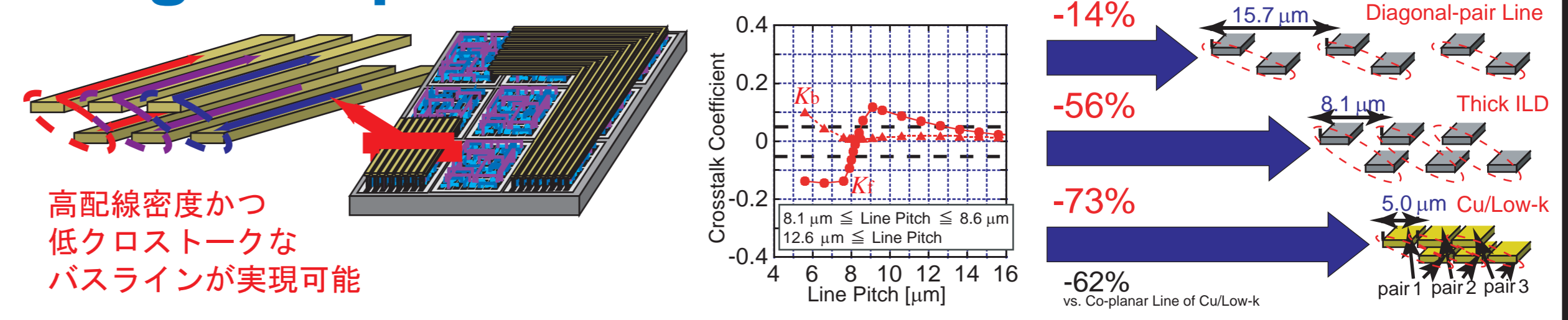


Tx power: 3.5 mW
Rx power: 3.0 mW
Total power: 6.5 mW
Total delay: 140 ps
Tx delay: 52 ps

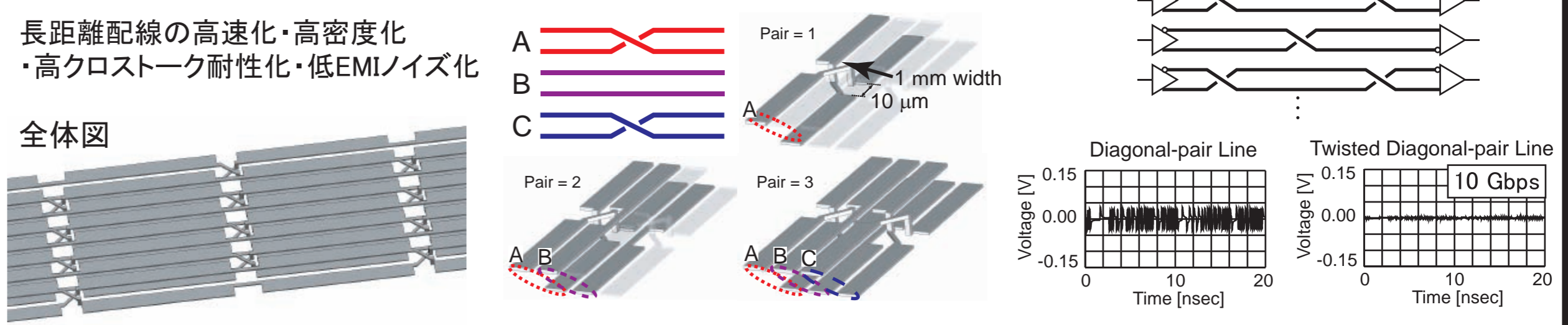


S. Gomi, et al., IEEE CICC, pp. 325-328, 2004.
Line Resistance = 395 Ω/cm
Line Capacitance = 2.3 fF/cm
Gate Capacitance of MOS (min. size) = 1.73 fF
Output Resistance of MOS (min. size) = 6.3 kΩ
Number of Repeater = 7/cm
Repeater Size Wp = Wn = 70 μm

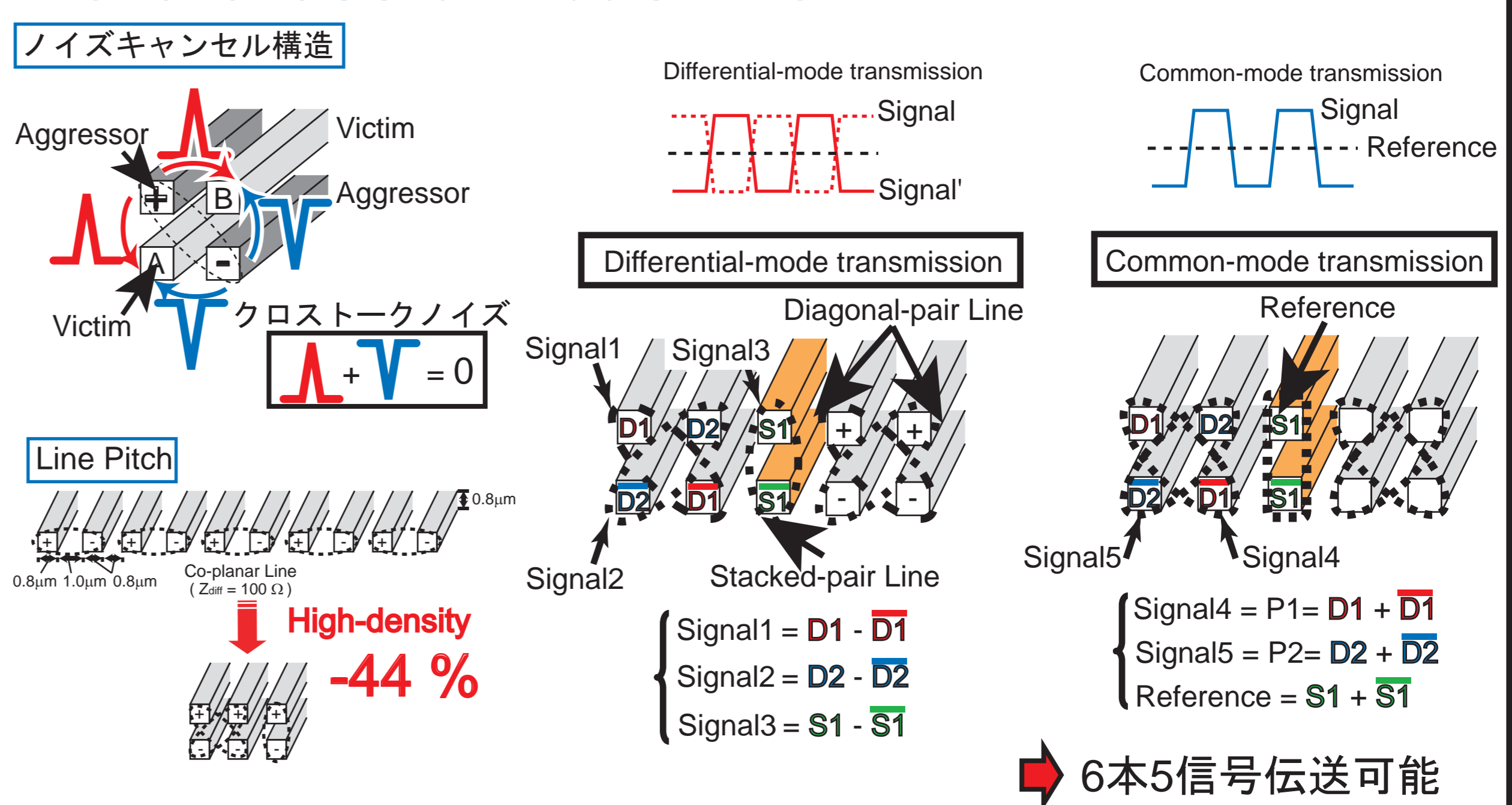
Diagonal-pair line



縷り線構造



Zero-crosstalk bus line



Summary

- Diagonal-Pair LineやZero-Crosstalk Bus Lineを用いることで、高配線密度で高クロストーク耐性なバスラインが実現可能となる。
- 提案配線を用いて10 Gbps以上の高速信号伝送が達成できた。
- 0.18 μm CMOSプロセスにより作成した1対1伝送回路で5Gbpsの信号伝送を達成した。
- 提案回路は従来の長距離配線よりも高速であり、同時に低い消費電力を有している。