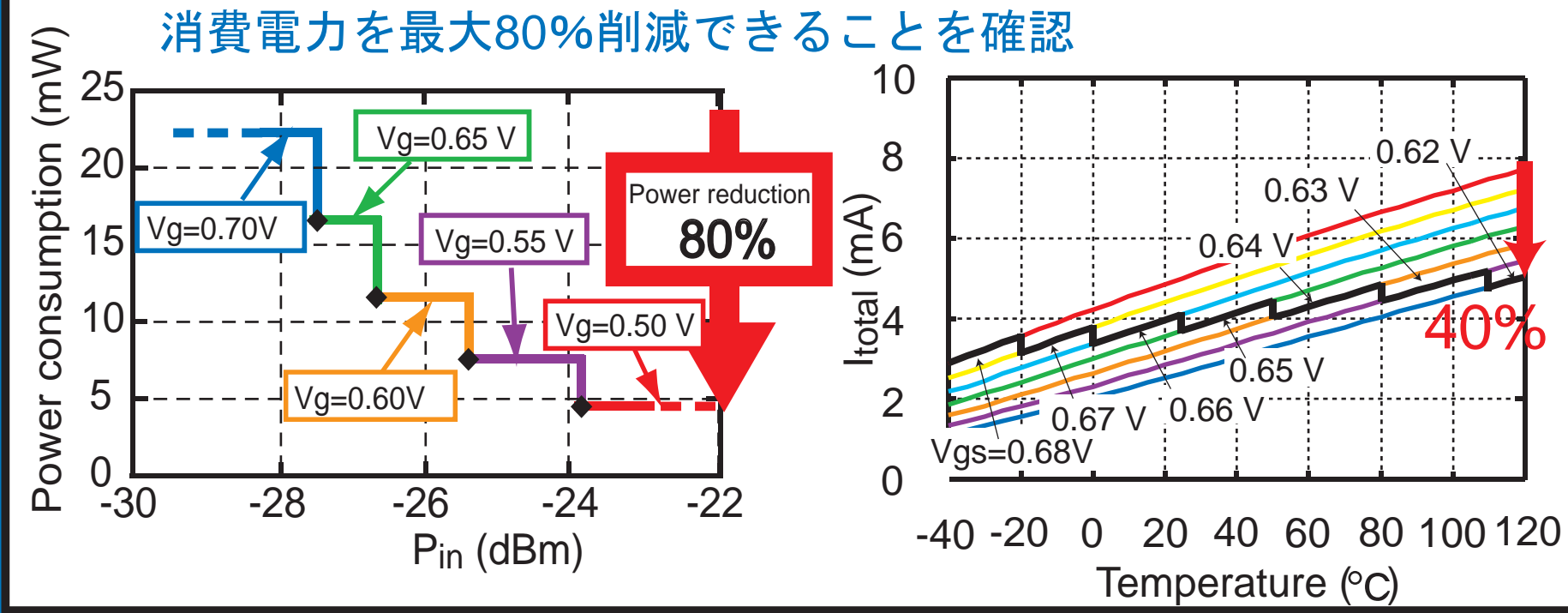
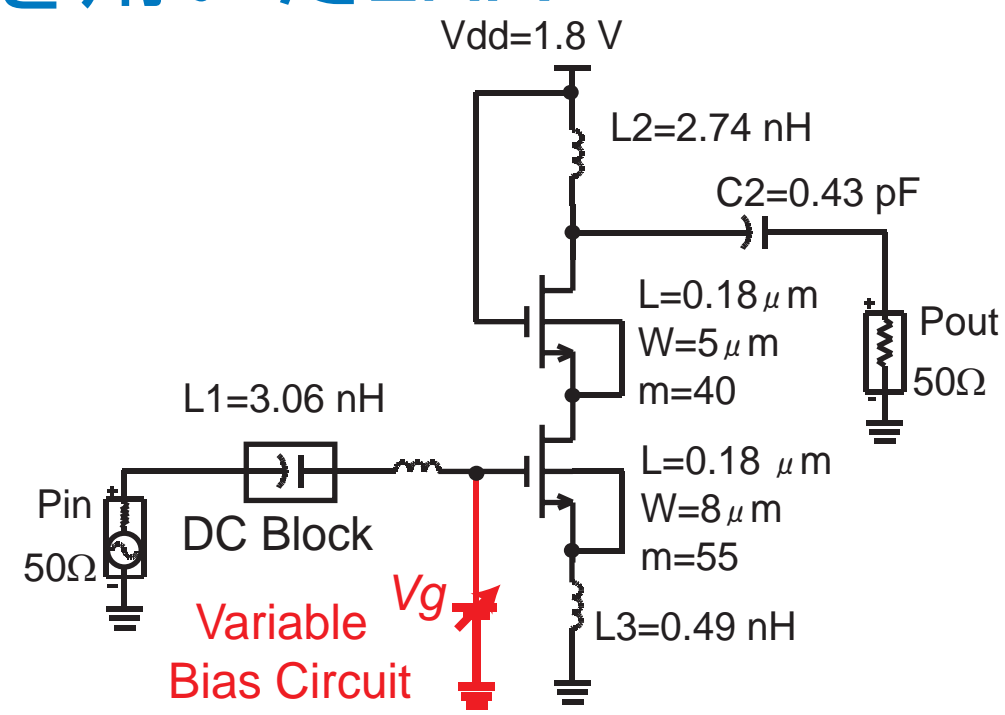


性能補償LNA

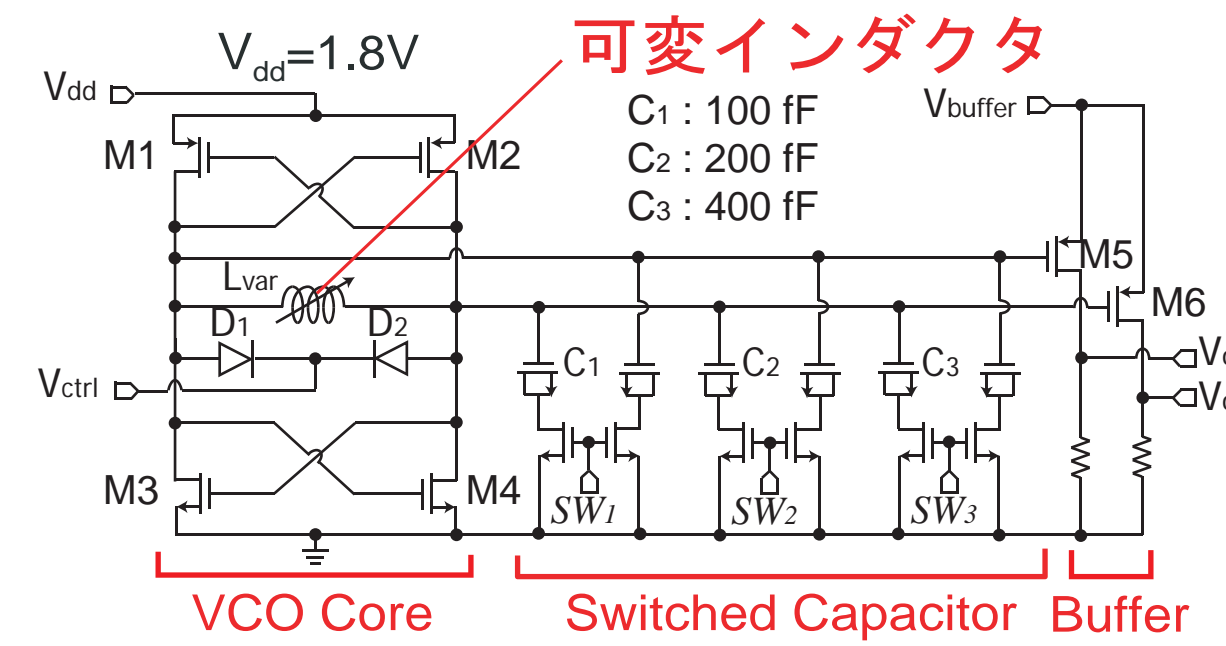
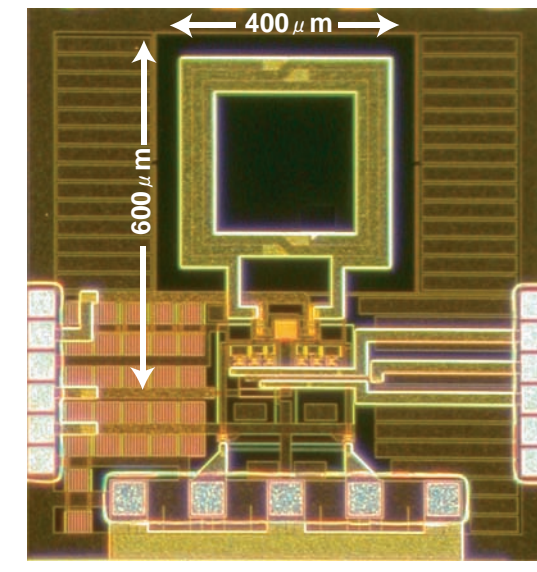
可変バイアス回路を用いたLNA

バイアスを制御させること
によってLNAの性能を変化
させる

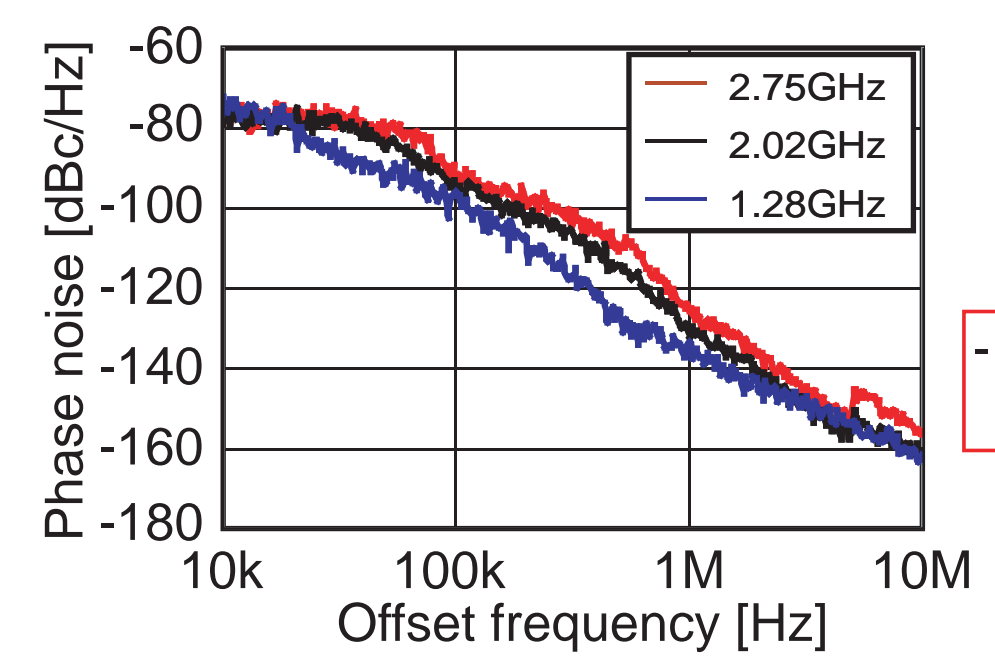
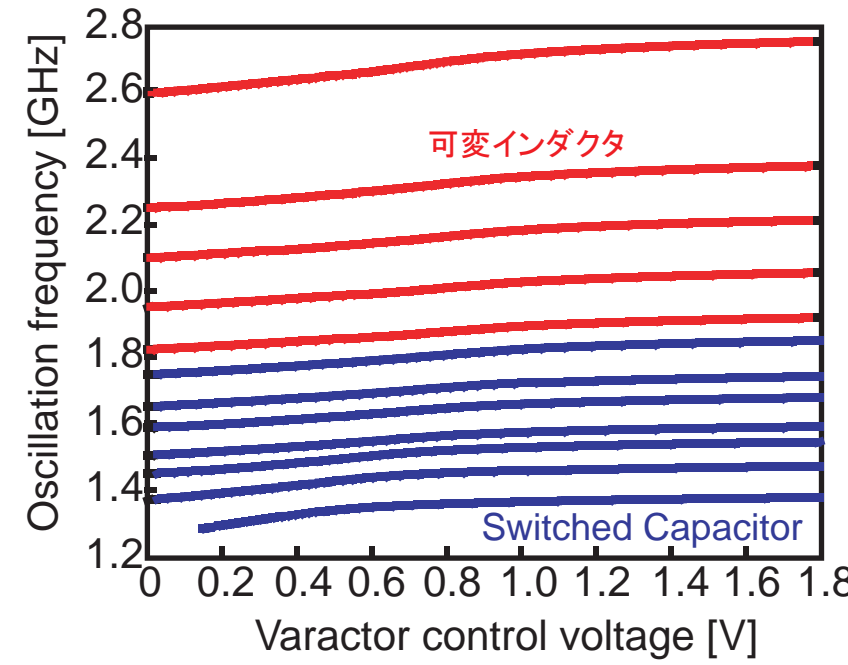


広帯域VCO (A)

可変インダクタを用いたVCO



可変インダクタとスイッチトキャパシタにより発振周波数をチューニング



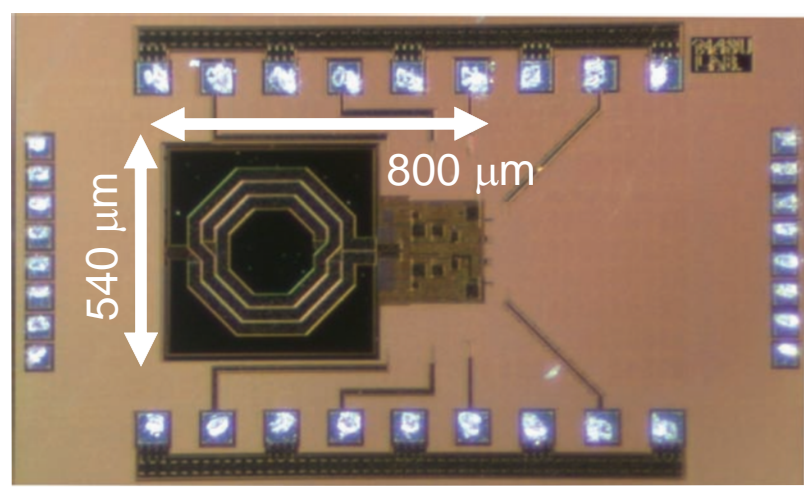
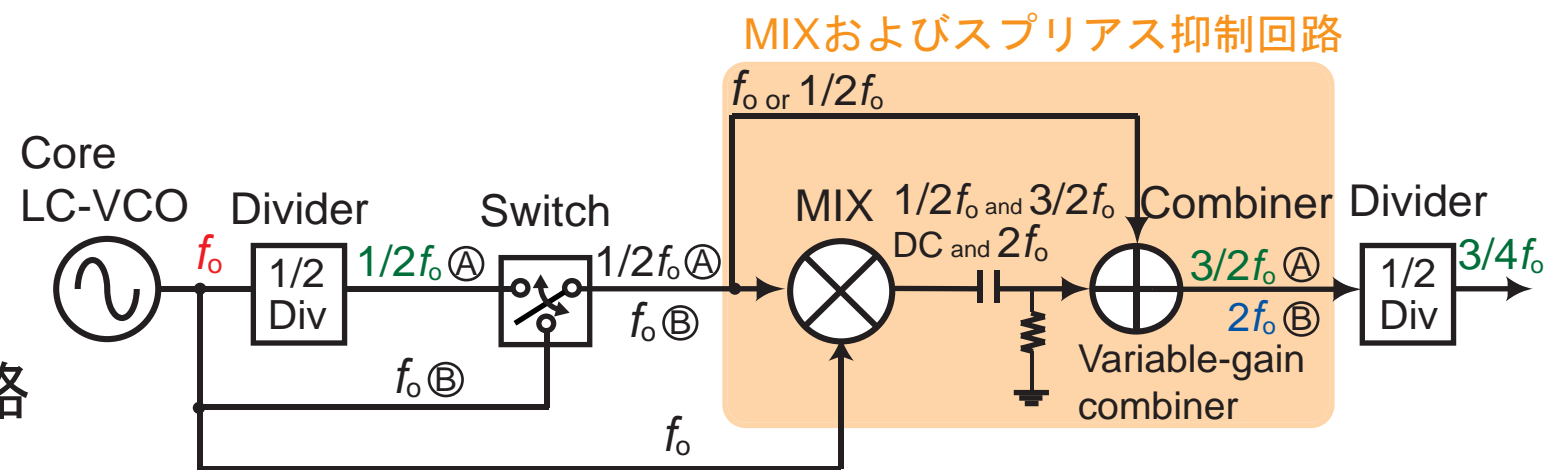
発振周波数
1.28~2.75
GHzを実現

-127 dBc/Hz 以下
@ 1 MHz offset

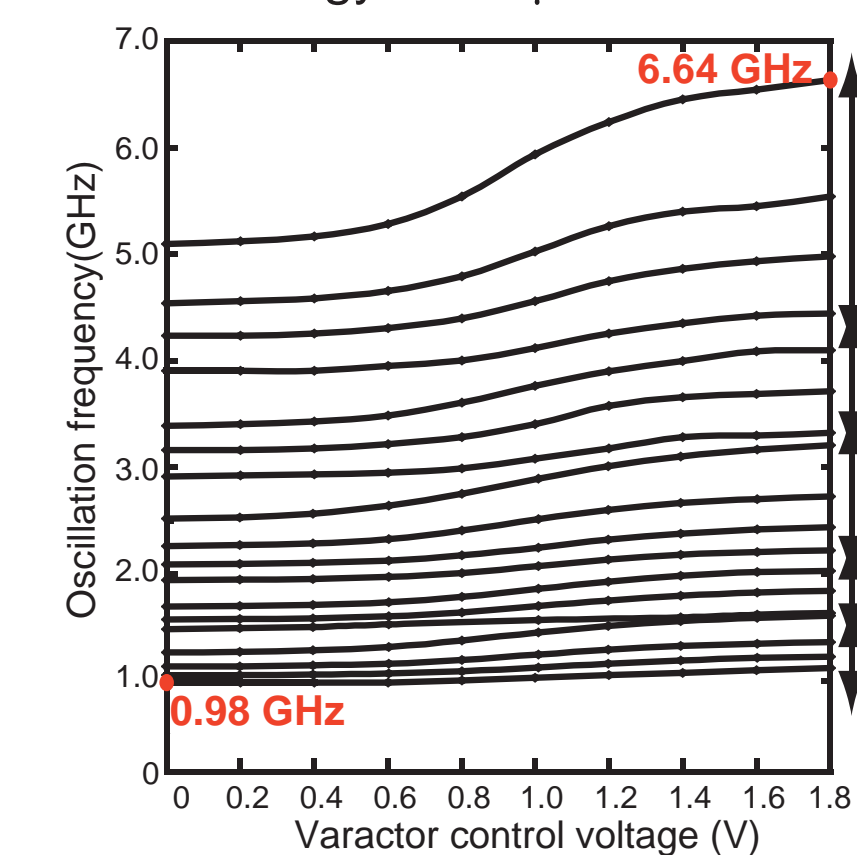
広帯域VCO (B)

広帯域化回路を用いたVCO

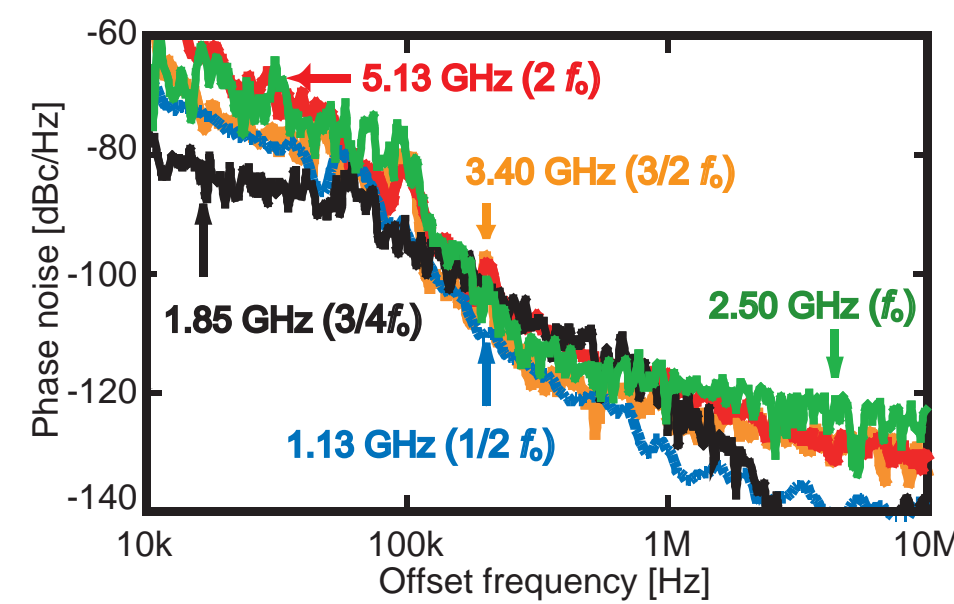
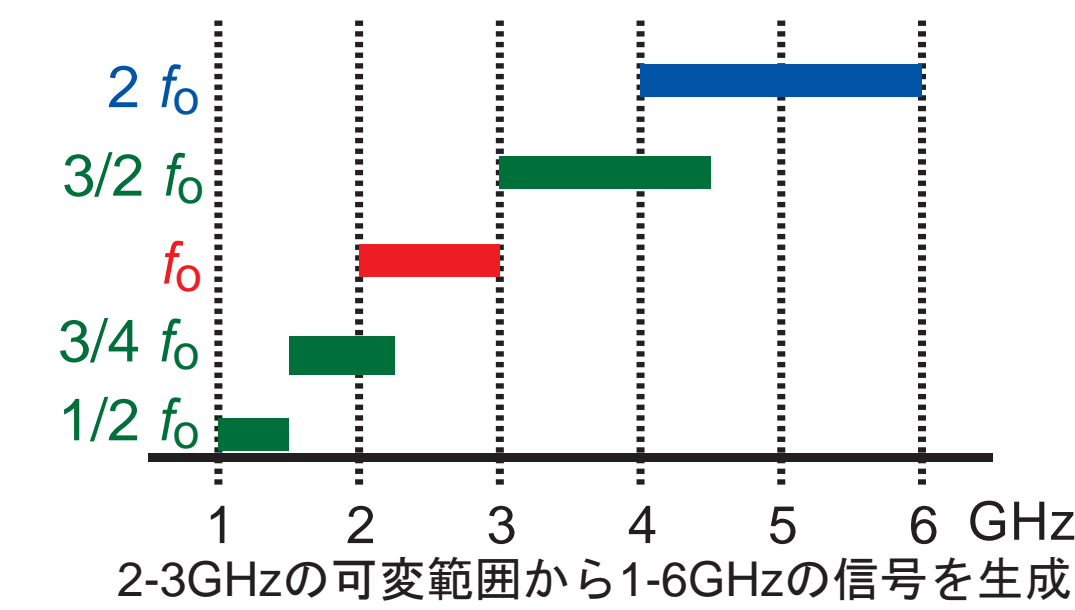
広帯域化回路とは
原発振の周波数範囲を
ミキシングと分周によって
広帯域な信号を生成する回路



Technology : 0.18 μm CMOS



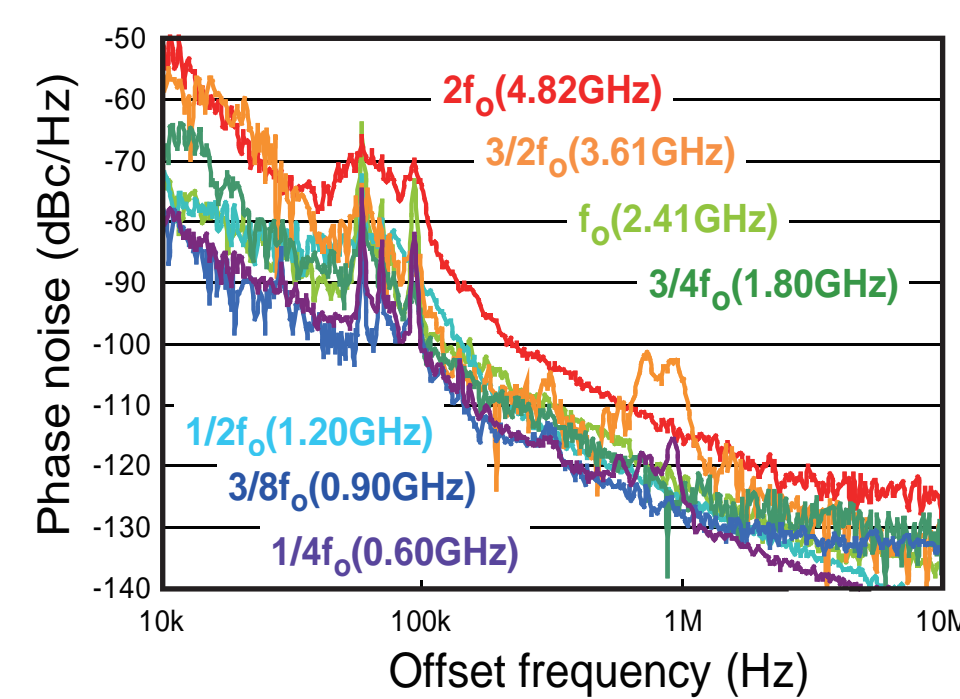
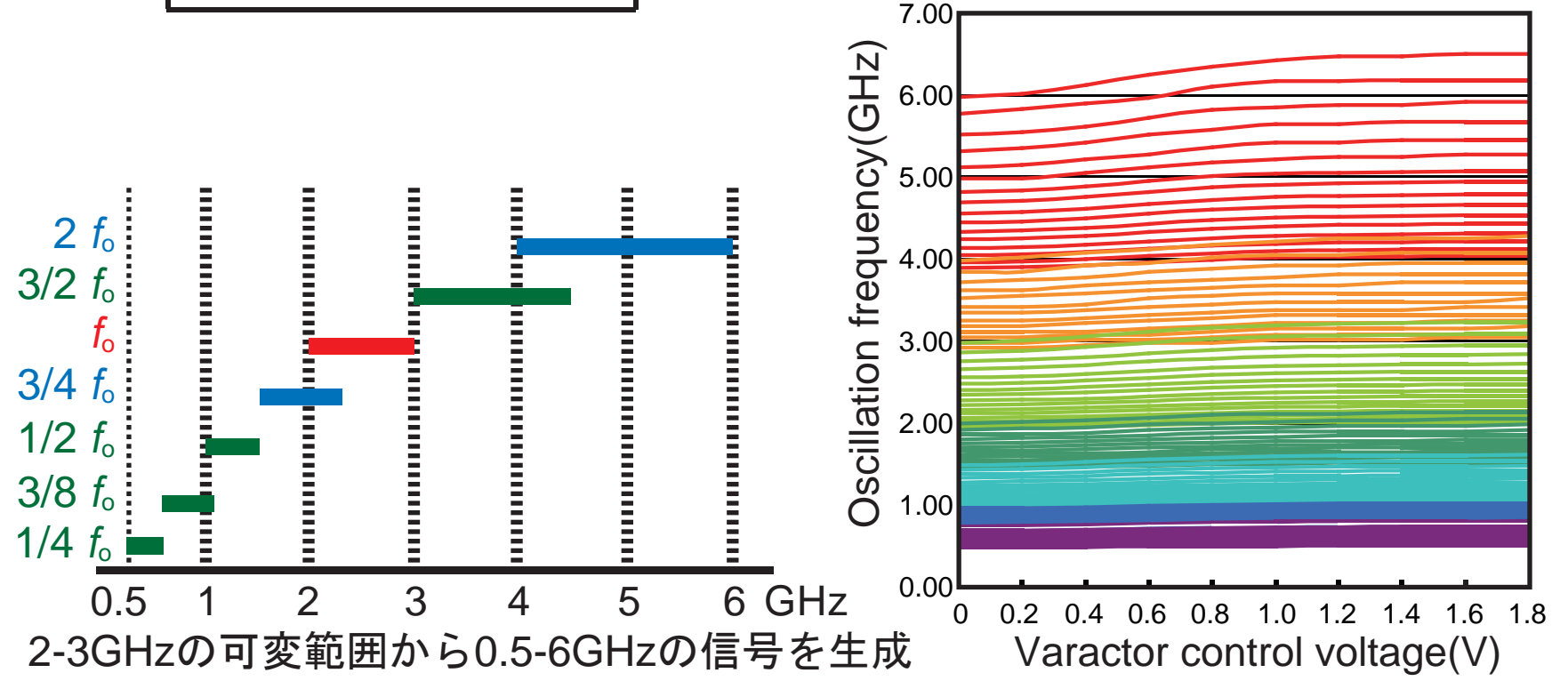
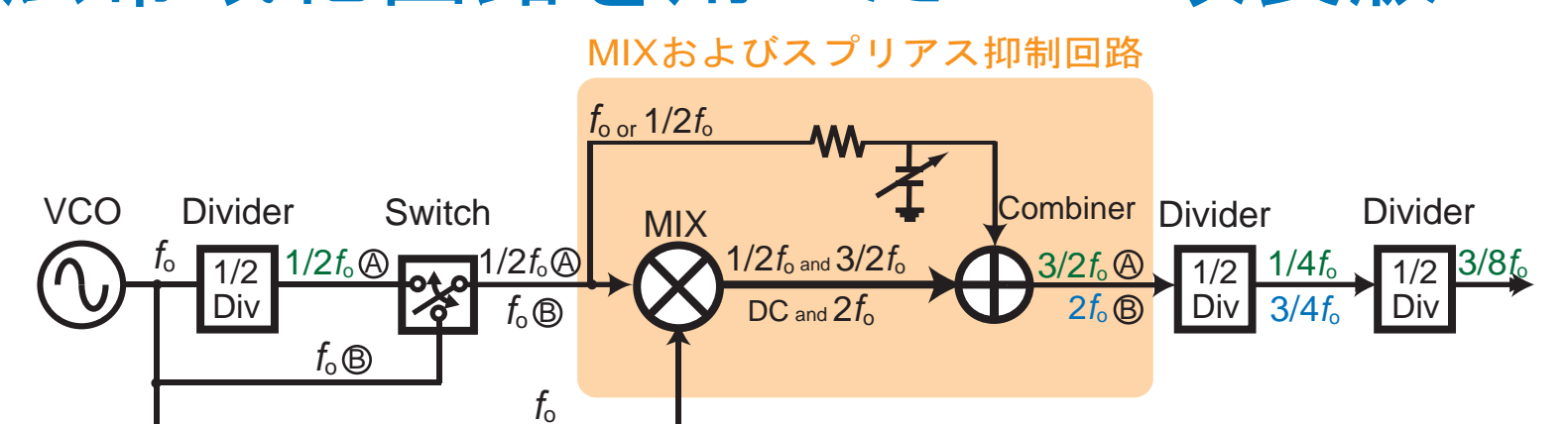
発振周波数0.98-6.64GHzの広帯域動作を確認



位相雑音($f_0=2.5\text{GHz}$): -125 dBc/Hz @ 1MHz offset
FOM最大値: -183 dBc/Hz
Tuning range: 149%

広帯域VCO (C)

広帯域化回路を用いたVCO改良版



発振周波数0.49-6.50GHz
の広帯域動作を確認

位相雑音(f_0): -123 dBc/Hz
@ 1MHz offset
FOM最大値: -180 dBc/Hz
Tuning range: 172%

VCOの性能比較: Figure of merit (FOM_T)

VCOの性能指数による評価 (世界最高性能)

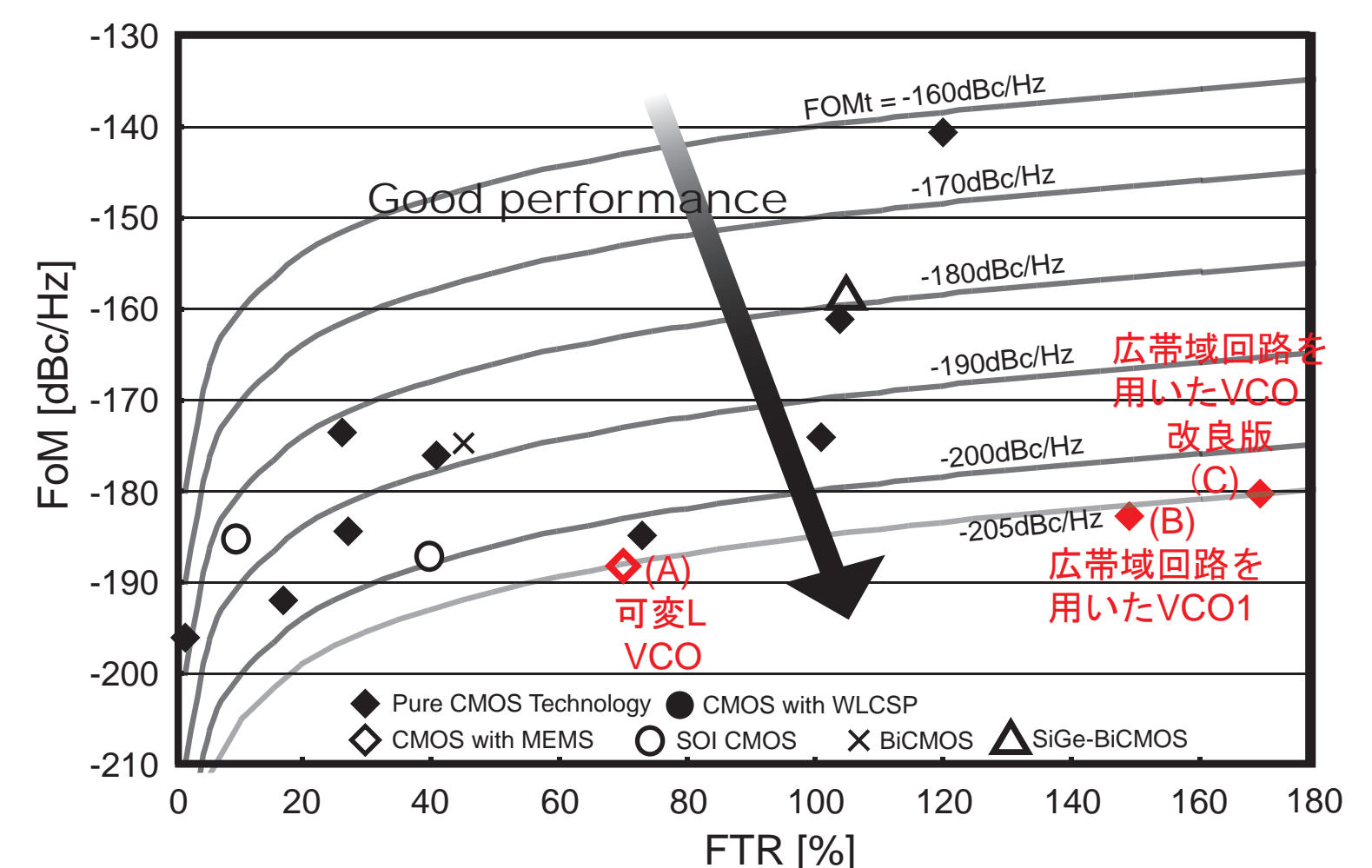
$FOM_T[1]$ とはVCOの位相雑音 ($L\{f_{offset}\}$) を中心周波数 (f_0)、オフセット周波数 (f_{offset}), 消費電力 (P_{DC}) そしてチューニングレンジ (FTR) で正規化したもの

$$FOM_T = L\{f_{offset}\} - 20\log\left(\frac{f_0}{f_{offset}} \cdot \frac{FTR}{10}\right) + 10\log\left(\frac{P_{DC}}{1\text{mW}}\right)$$

$$= FOM - 20\log\left(\frac{FTR}{10}\right)$$

$$FTR = \{(\text{max freq.}) - (\text{min freq.})\} / (\text{center freq.}) [\%]$$

[1] J. Kim, et al., IEEE International Solid State Circuits Conf., Feb. 2005, pp. 416-417.



その他

- 受賞
 - A-SSCC 2006, Student Design Contest Out Standing Design Award
 - Yusaku Ito, Hirota Sugawara, Kenichi Okada, and Kazuya Masu, "A 0.98 to 6.6GHz Tunable Wideband VCO in a 180nm CMOS Technology for Reconfigurable Radio Transceiver," to be presented at IEEE Asian-Solid State Circuits Conference (A-SSCC), Hangzhou, China, Nov. 2006.
 - 第9回 LSI IPデザイン・アワードIP賞完成表彰部門
 - 岡田健一、伊藤浩之、益 一哉「リコンフィギュラブルRF回路を実現する低雑音広帯域電圧制御発振器」

- 学術論文誌
 - [1] 益 一哉, 岡田健一, 「高周波シリコンCMOS送受信システムチップ」 電子情報通信学会誌, Vol. 90, No. 4, pp. 276-282, April, 2007.
 - [2] Kazuya Masu, Kenichi Okada, and Hiroyuki Ito, "RF Passive Components Using Metal Line on Si CMOS" (Invited Paper), IEICE Transactions on Electronics, vol.E89-C, no.6, pp.681-691, 2006.
 - [3] Kenichi Okada, Hirota Sugawara, Hiroyuki Ito, Kazuhisa Itoi, Masakazu Sato, Hiroshi Abe, Tatsuya Ito, and Kazuya Masu, "On-Chip High-Q Variable Inductor Using Wafer-Level Chip-Scale Package Technology," IEEE Transactions on Electron Devices, Vol. 53, No. 9, pp. 2401-2406, Sept. 2006.