

マルチバンドRFフロントエンドに向けた低雑音増幅器の研究

東京工業大学 統合研究院 益研究室

福田 聡, 伊藤 浩之, 岡田 健一, 益 一哉

背景

無線集積回路

Si CMOSの微細化 f_T, f_{max} の高周波化

➡ On-chip RF 送受信機の実現

システムの多機能化 複数の通信方式、通信周波数に対応

➡ Multi-function 送受信機の要求向上

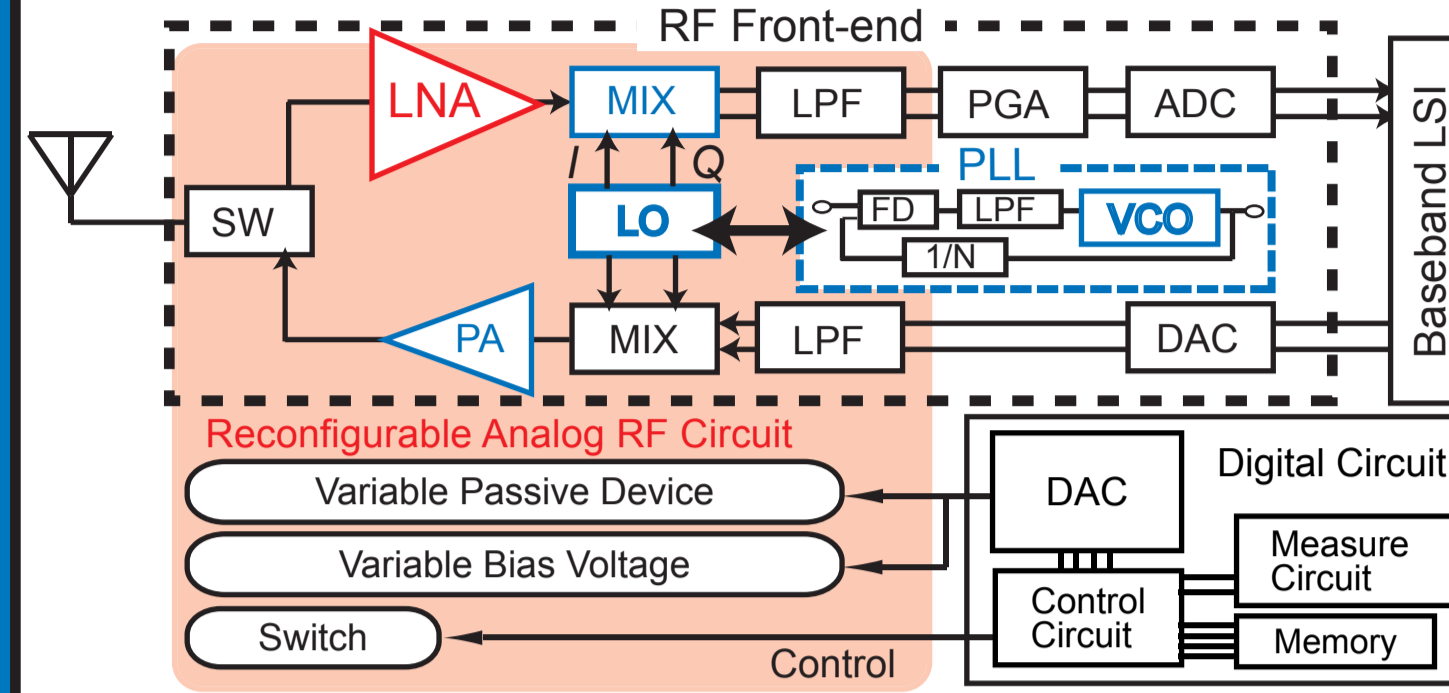
無線通信周波数帯域

- Mobile phone 800MHz, 1.5GHz, 1.9GHz, 2GHz (+ 700MHz, 900MHz, 1.7GHz for the new system) (+ 800MHz, 900MHz, 1.8GHz, 1.9GHz for GSM)
- WLAN 802.11b/g, Bluetooth 2.4GHz
- WLAN 802.11a/n 4.9GHz~5.875GHz
- GPS 1.2GHz/1.5GHz
- DTV 470 MHz~770 MHz
- WiMax 802.16e 2.5GHz/3.5GHz/5.8GHz

無線回路のマルチスタンダード化が必須
→ 400MHz~6GHzを網羅する無線通信回路

目的

RFアナログ回路の
可変部をデジタル回路で操作



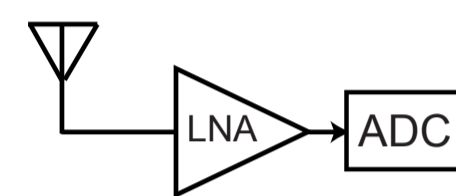
様々な無線通信規格、周波数に対応できるRFフロントエンドを
Si CMOSプロセスで実現

低雑音増幅器(LNA)
・重要な回路要素の一つ
(受信機の雑音指数に支配的)

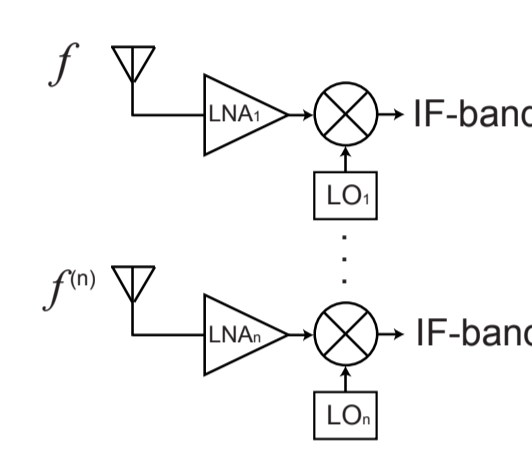
広帯域な低雑音増幅器は必須

受信部回路アーキテクチャ

従来

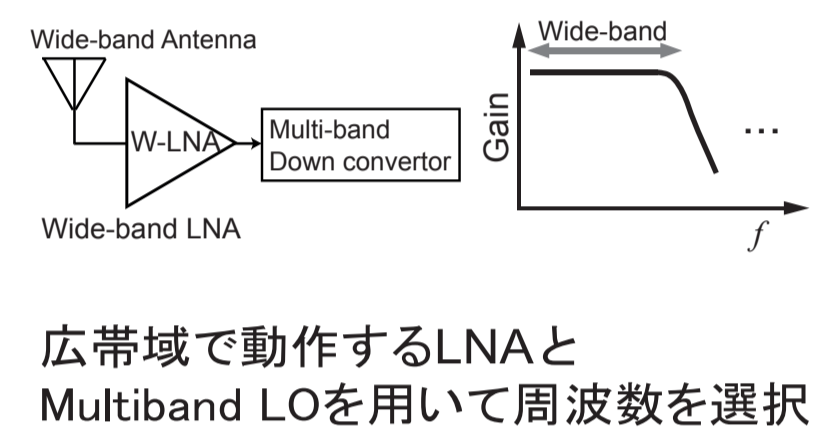


RF信号を直接デジタル変換
⇒ 高速かつ広帯域のADCが必要



機能毎に回路を搭載
⇒ チップ面積の増大

提案



要求性能

| | |
|------|----------|
| 電圧利得 | > 20 dB |
| 雑音指数 | < 2.5 dB |
| IIP3 | +5 dBm |
| 消費電力 | 10 mW |
| 入力整合 | < -10 dB |

広帯域LNA

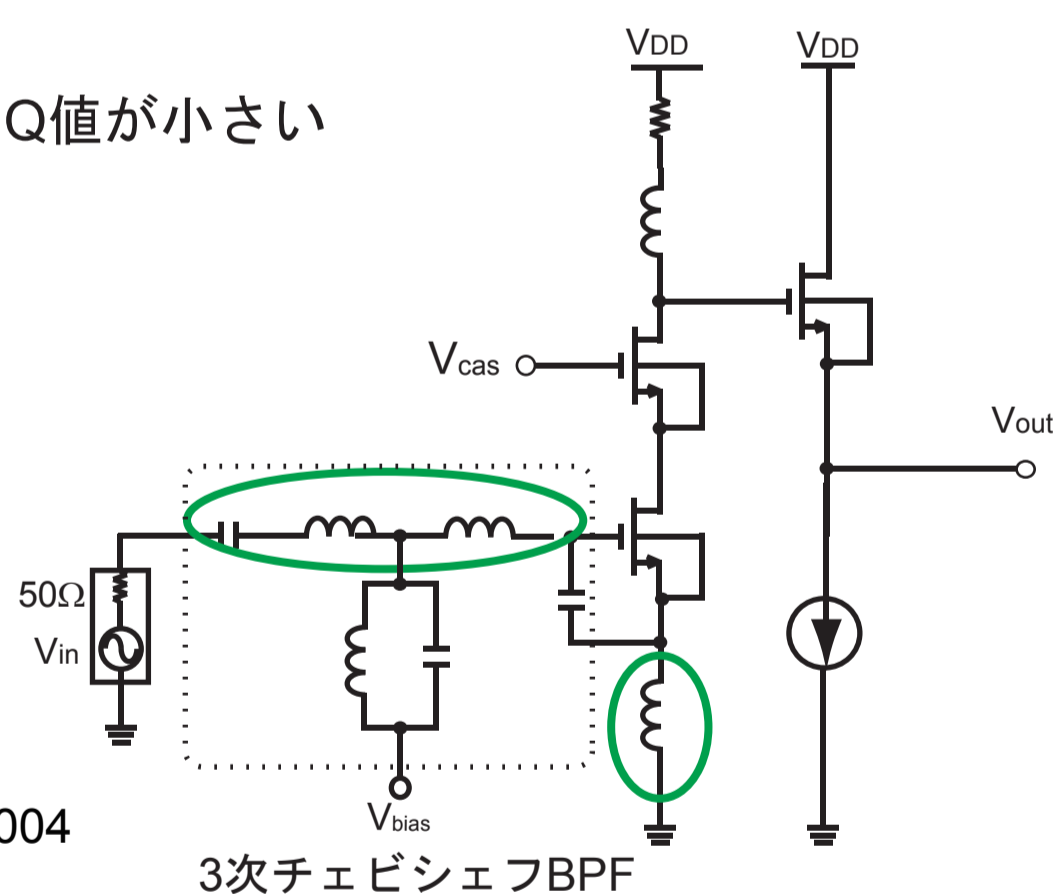
WLCSP技術を用いた広帯域LNA

オンチップインダクタ: Q値が低くRF回路性能劣化
→ WLCSP技術を利用した高Qインダクタで
RF回路性能を改善した広帯域LNAを提案

従来の広帯域LNA

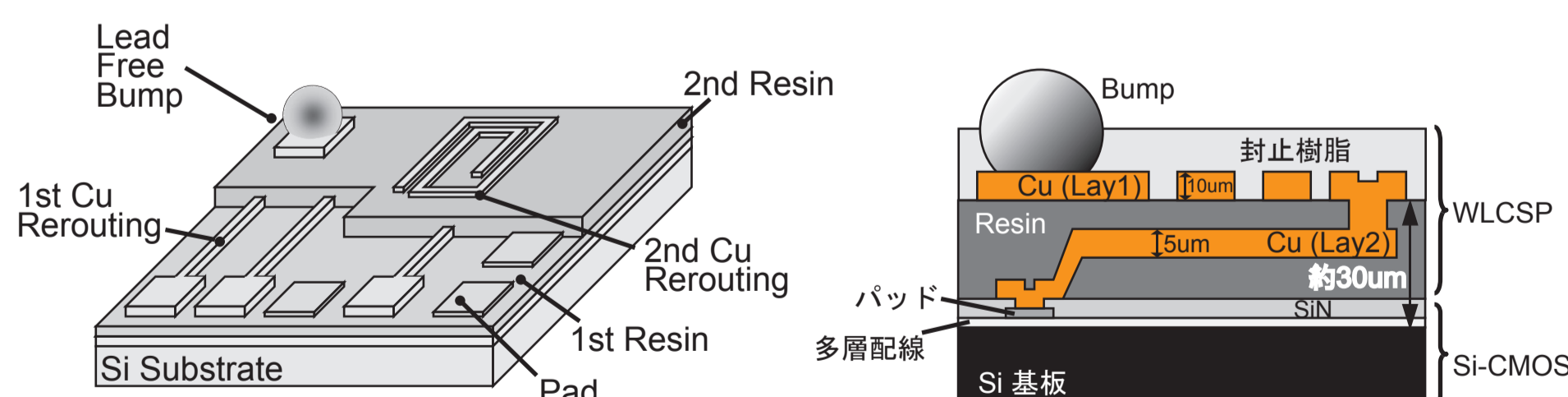
RF回路の性能劣化
原因: オンチップインダクタのQ値が小さい
1. アルミ配線による直流抵抗
2. 基板損失

ゲートから入力を見こんだ抵抗分
→ 熱雑音が増加し
雑音指数が悪化



[1] Andrea Bevilacqua ISSCC, p. 2259, 2004

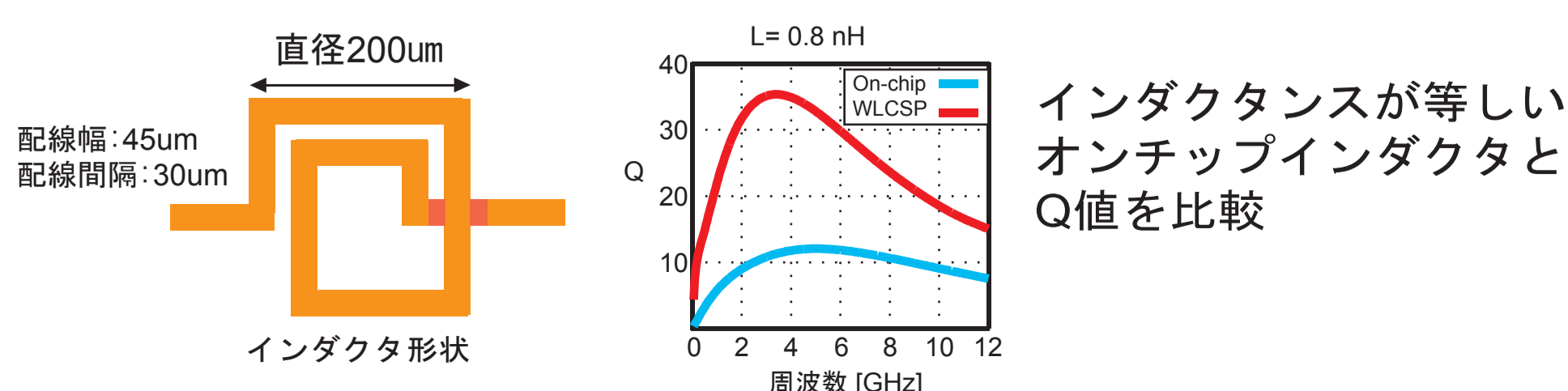
WLCSP技術



WLCSP (Wafer Level Chip Scaled Package)
・パッケージング技術の一種
・ウエハ状態のままパッケージング(低コスト)
・配線にはCuを利用 → 直流抵抗が低減
・Si基板からの距離が約30umと遠い → インダクタの基板損失を防げる

インダクタを作成するのに最適

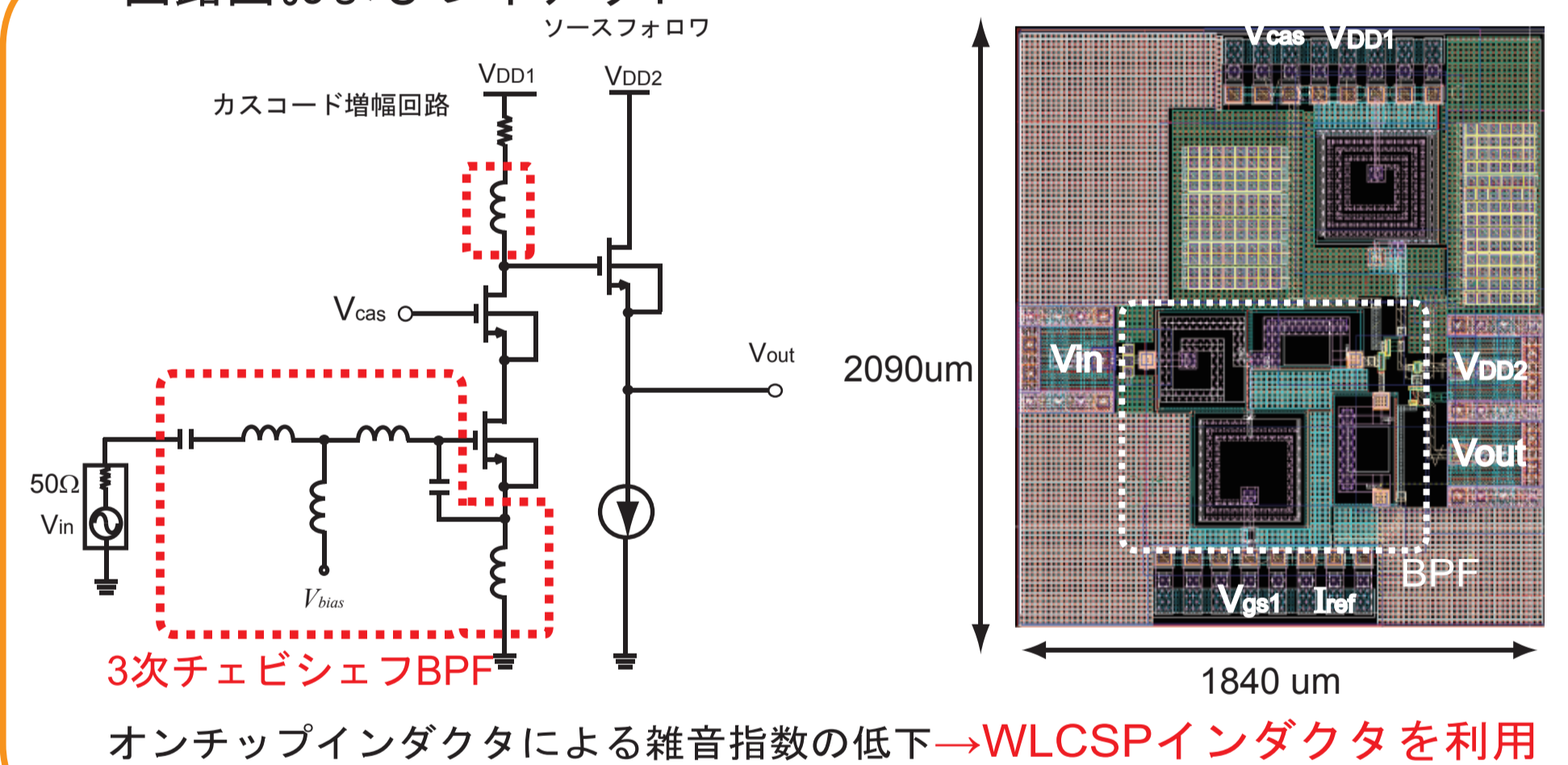
インダクタQ値比較



高Qインダクタを実現可能 simulated by HFSS

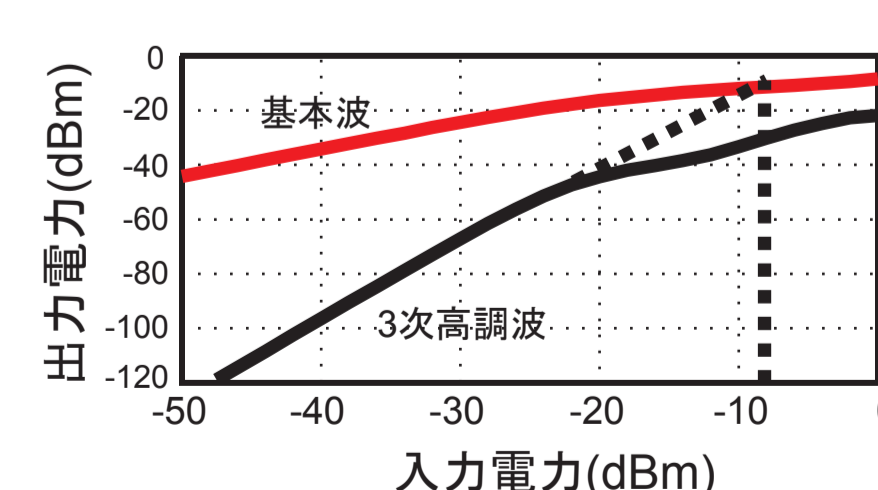
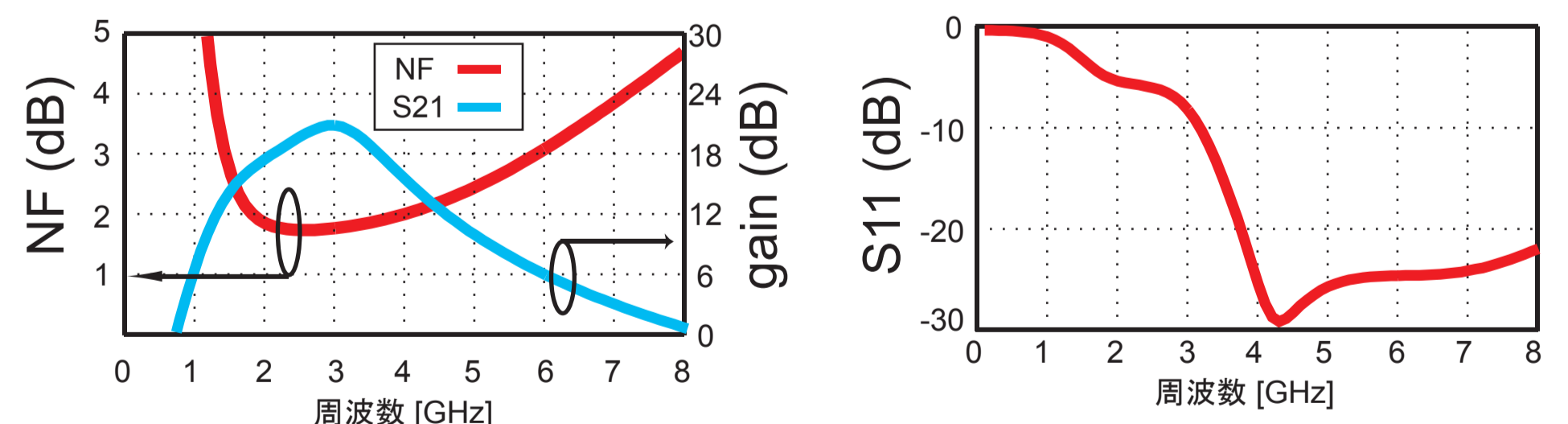
シミュレーション結果

回路図およびレイアウト



シミュレーション結果

条件: 周波数範囲 2GHz-6GHz



| | 要求性能 | Sim結果 |
|------|----------|------------|
| 電圧利得 | >20 dB | 5~21 dB |
| 雑音指数 | < 2.5 dB | 1.9~3.1 dB |
| IIP3 | +5.0 dBm | -8.9 dBm |
| 消費電力 | 10 mW | 10.8 mW |
| 入力整合 | < -10 dB | -5~-29 dB |

まとめ

- WLCSP技術を用いたインダクタを利用し広帯域LNAを設計
- シミュレーションにより、広帯域動作を確認
- 電圧利得、IIP3、入力整合を改善の必要