

双方向・多対多伝送可能なオンチップ伝送線路配線の評価

東京工業大学 統合研究院¹ 精密工学研究所² 益研究室

宮下一哉¹、木村実人¹、伊藤浩之²、岡田健一¹、益 一哉¹

背景・目的

近年のハイエンドプロセッサ・・・

マルチコアプロセッサが主流に

性能を上げるために

オンチップネットワーク配線において
低レイテンシ、広帯域、低消費電力が必要

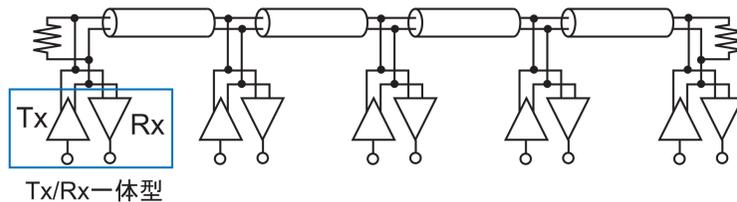
→ 伝送線路が有効であると考えられる^[1-3]。

従来、1対1伝送可能なオンチップ伝送線路が提案されている^[1,3]。

→ 複数の回路ブロックに信号を送るには
多対多伝送可能な伝送線路も必要とされる。

[1] H. Ito, et al., IEEE IEDM, pp. 677-680, Dec. 2004. [2] A. P. Jose, et al., IEEE JSSC, vol. 41, no. 4, pp. 772-780, April 2006. [3] H. Ito, et al., IEEE IITC, pp. 193-195, June 2007.

双方向伝送・分岐が可能なオンチップ伝送線路



Tx/Rx一体型

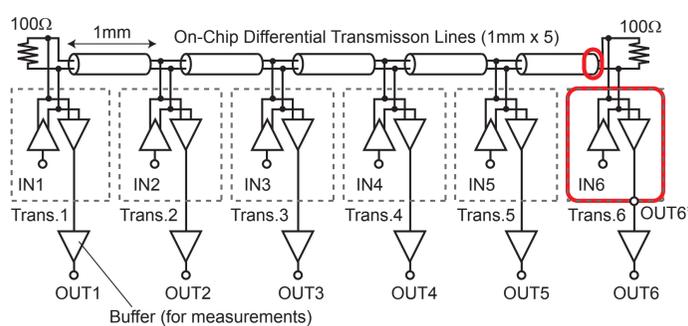
送信回路(Tx)・受信回路(Rx)一体型回路を本研究グループが提案^[4]

目的

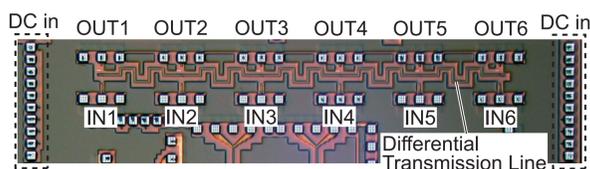
双方向伝送と分岐が可能な伝送線路配線の実測による評価を行う。

[4] 木村他, 電子情報通信学会ソサイエティ大会, C-12-38, p99, Sep. 2006

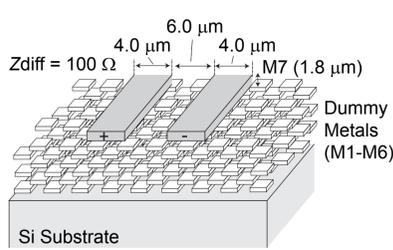
Tx/Rx一体型回路



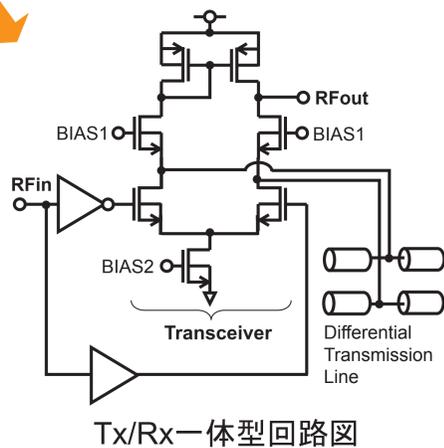
提案する伝送線路配線の構成



チップ写真

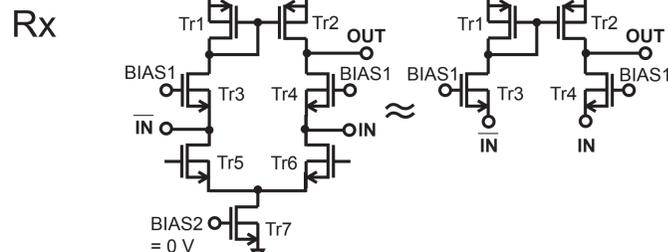


伝送線路の断面図

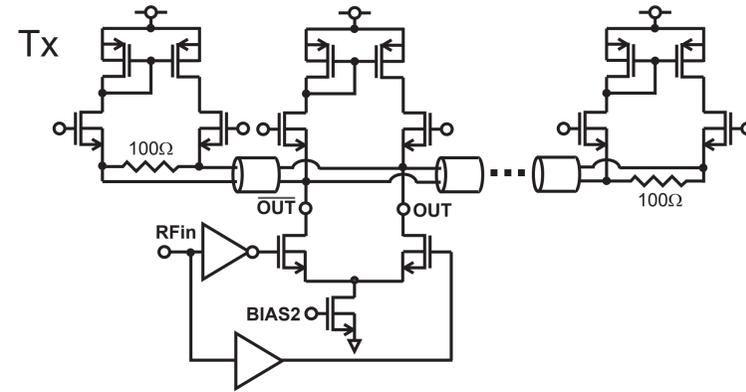


Tx/Rx一体型回路図

回路動作

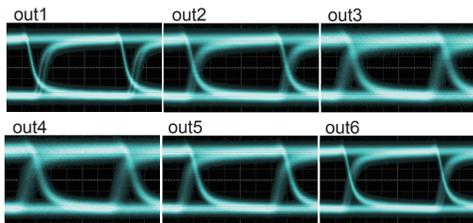
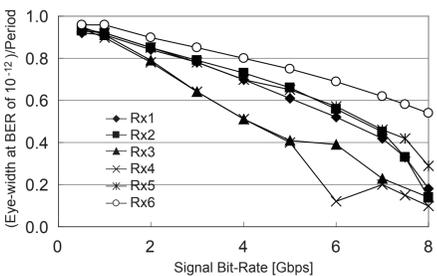
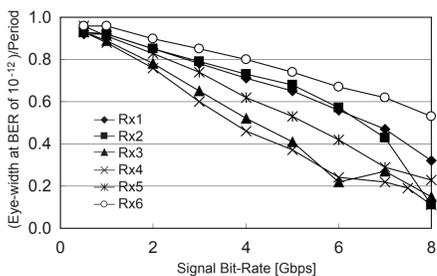
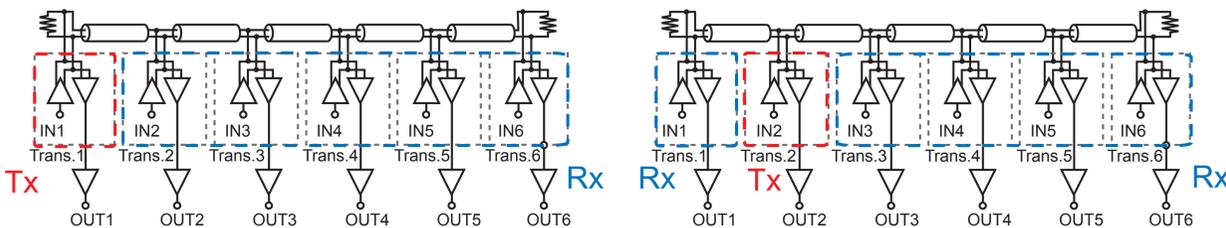


BIAS2をオフにしてTr7を切り離す。→ゲート接地増幅回路
Rxの入カインピーダンス: $1/g_m=300\Omega$ ← ゲイントレードオフ

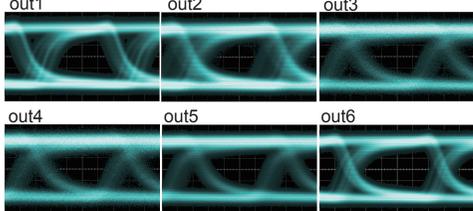


Rxの入カインピーダンスが特性インピーダンス Z_0 より高い。
→オープンドレイン増幅器として動作

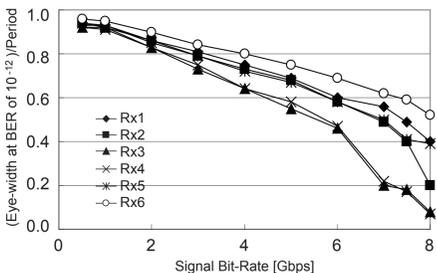
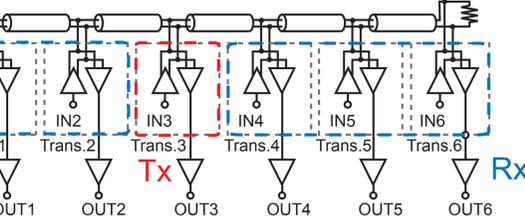
測定結果



アイパターン(4Gbps)



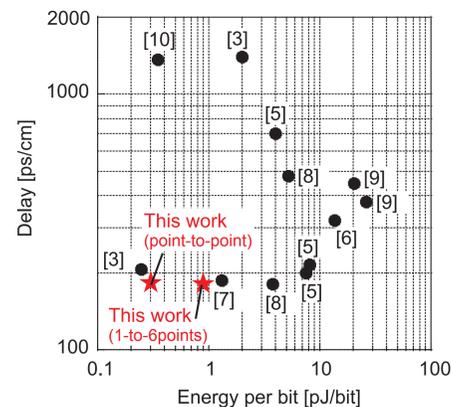
アイパターン(8Gbps)



最大8Gbpsで伝送可能である。

回路スペック・まとめ

プロセス	90nm CMOS	
電源電圧	1.0 V	
平均消費電力 (8Gbps)	Tx/Rx単体	1.2 mW
	配線全体	7.2 mW
遅延時間(sim.)	150 ps /5mm	
最大伝送速度	8 Gbps	
回路面積(Tx/Rx)	50 μm × 40 μm	
Energy/bit	0.90 pJ/bit	



[5] R. T. Chang, et al., IEEE JSSC, vol. 38, no. 5, pp. 834-838, May 2003. [6] H. Ito, et al., IEEE A-SSCC, 2005, pp. 417-420. [7] T. Ishii, et al., IEEE A-SSCC, 2006, pp. 131-134. [8] S. Gomi, et al., IEEE CICC, 2004, pp. 325-328. [9] E. D. Kyriakis-Bitzaros, et al., Journal of Lightwave Technology, vol. 19, no. 10, pp. 1532-1542, Oct. 2001. [10] K. Lee, et al., IEEE ISSCC Dig. Tech. Papers, 2004, pp. 152-153.

- ・双方向伝送と分岐が可能なオンチップ伝送線路配線を実測により評価した。
- ・提案回路は最大8Gbpsの信号伝送が可能であった。
- ・平均消費電力は、トランシーバ単体で1.2mW、配線全体で7.2mWであった。
- ・提案回路は、従来に比べ小さな遅延と低い消費電力を有していた。
- ・実測により、提案回路が双方向伝送と分岐が可能であることを示した。