

超高速Intra-/Inter-chip伝送線路配線技術

Ultra high-speed intra-/inter-chip transmission line interconnects



目的, Purpose

LSI内/LSI間をシームレスに接続可能な超高速・低電力Intra-/Inter-chip networkを開発

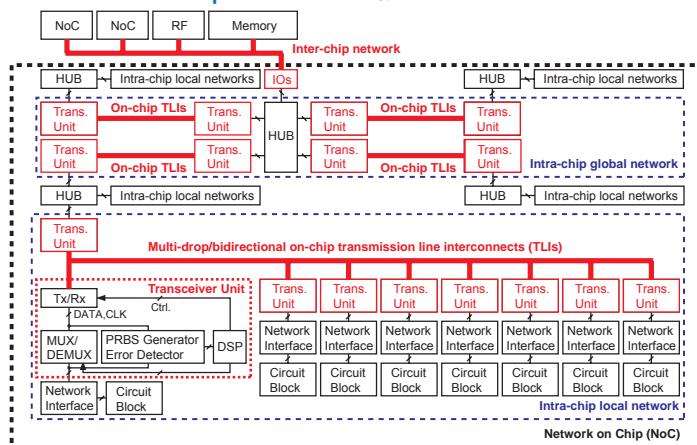
- オンチップ伝送線路配線技術
- 超高速信号配線用BIST(Built-In Self Test)システム

Development of ultra high-speed and low power intra-/inter-chip networks for seamless communications among circuit blocks in LSIs

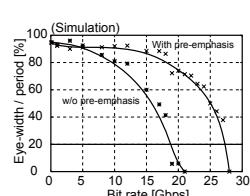
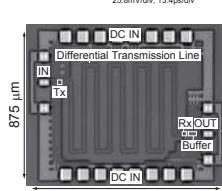
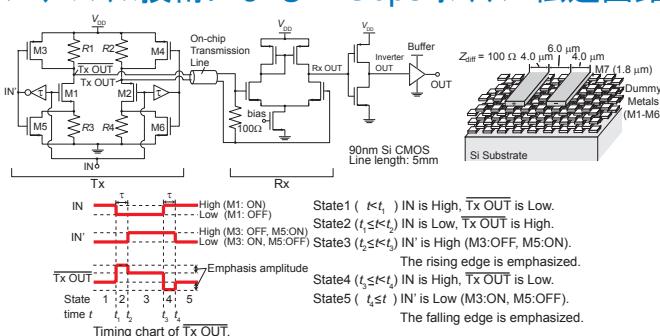
- On-chip transmission line interconnect technologies

詳細技術, Details

Intra-/inter-chip ネットワークの構成例



フリエンファス技術による12Gbps オンチップ 伝送回路

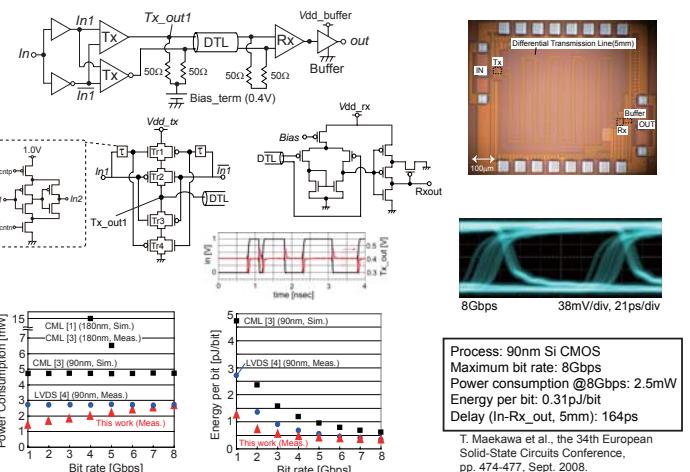


K. Miyashita et al., 17th Conference on Electrical Performance of Electronic Packaging, Oct. 2008.

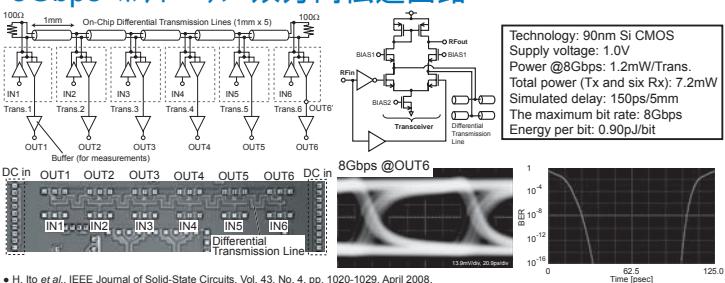
ハイライト, Highlights

- フリエンファス技術を用いた 12Gbps オンチップ 伝送線路回路技術
- パルス信号伝送による 8Gbps 2.5mW オンチップ 伝送線路回路技術
- 8Gbps マルチドロップ 双方向 オンチップ 伝送線路回路技術

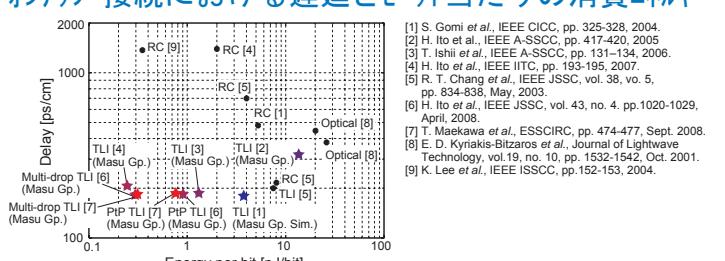
パルス信号による8Gbps 2.5mW オンチップ 伝送回路



8Gbps マルチドロップ 双方向伝送回路



オンチップ 接続における遅延とビット当たりの消費エネルギー



- [1] S. Gomi et al., IEEE CICC, pp. 325-328, 2004.
[2] H. Ito et al., IEEE A-SSCC, pp. 417-420, 2005.
[3] T. Ishii et al., IEEE A-SSCC, pp. 131-134, 2007.
[4] H. Ito et al., IEEE ITC, pp. 193-195, 2007.
[5] R. T. Chang et al., IEEE JSSC, vol. 38, no. 5, pp. 853-858, May, 2003.
[6] H. Ito et al., IEEE JSSC, vol. 43, no. 4, pp. 1020-1029, April, 2008.
[7] T. Maekawa et al., ESSCIR, pp. 474-477, Sept. 2008.
[8] E. D. Kyriakis-Bitzaros et al., Journal of Lightwave Technology, vol. 19, no. 10, pp. 1532-1542, Oct. 2001.
[9] K. Lee et al., IEEE ISSCC, pp. 152-153, 2004.