

超高速Intra-/Inter-chip伝送線路配線技術

Ultra high-speed intra-/inter-chip transmission line interconnects

東京工業大学 統合研究院 益研究室

Tokyo Institute of Technology, Masu Group

http://www.masu-lab.com/



目的, Purpose

LSI内/LSI間をシームレスに接続可能な超高速・低電力Intra-/Inter-chip networkを開発

- オンチップ伝送線路配線技術
- 超高速信号配線用BIST(Built-In Self Test)システム

Development of ultra high-speed and low power intra-/inter-chip networks for seamless communications among circuit blocks in LSIs

- On-chip transmission line interconnect technologies

ハイライト, Highlights

- フリニアス技術を用いた 12Gbps オンチップ伝送線路回路技術
- パルス信号伝送による 8Gbps 2.5mW オンチップ伝送線路回路技術
- 8Gbps マルチドロップ双方向 オンチップ伝送線路回路技術

詳細技術, Details

