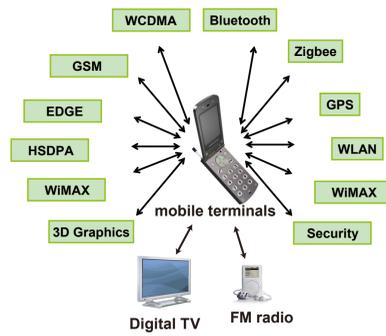


パルス信号注入同期を用いた低位相雑音電圧制御発振器の検討

東京工業大学 ソリューション研究機構

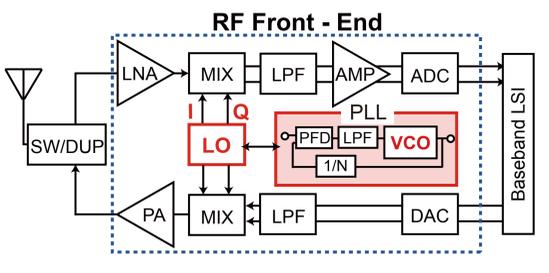
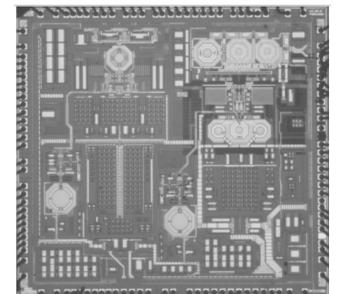
上村 龍也、李 尚曄、田野井 聡、伊藤 浩之、石原 昇、益 一哉

研究背景



- 携帯端末の多様化
 - ・ 多機能化
- CMOSプロセスの進歩
 - 高速・高周波動作化
 - 小面積化
 - 低消費電力化
- RFとデジタルベースバンドが混載されたSoC

回路面積縮小の困難さ



Q. Huang, et al., pp. 60-61, ISSCC2010

● スケーラブル RF 回路

ローカル (Lo) 信号生成する VCO の開発が重要課題

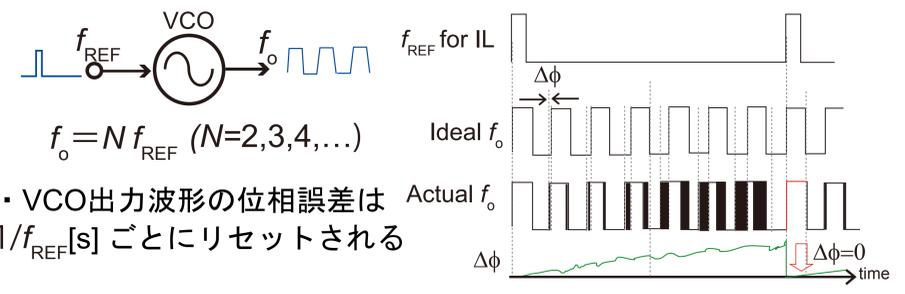
研究目的

- リングVCO
 - 位相雑音特性: 悪
 - 周波数可変幅: 広
 - スケーラビリティ: あり
- LC-VCO
 - 位相雑音特性: 良好
 - 周波数可変幅: 狭
 - スケーラビリティ: なし



目的: 注入同期によるリングVCOの位相雑音改善

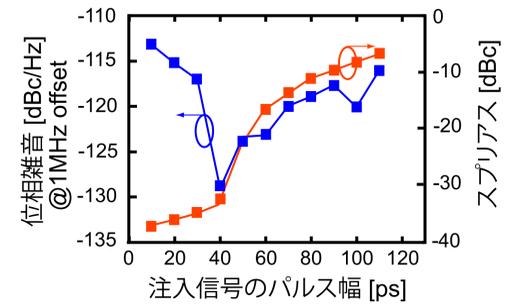
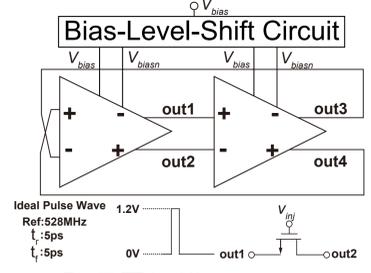
● 注入同期法



注入パルス信号の最適パターンは?

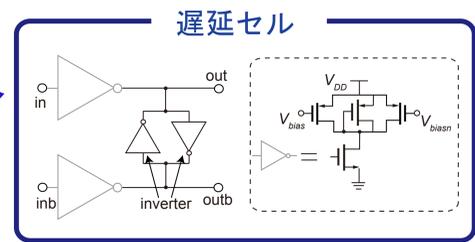
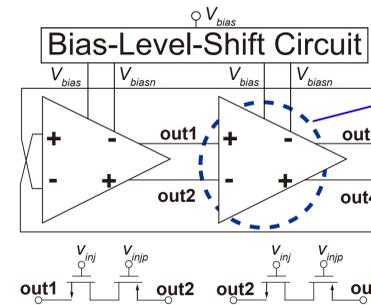
注入同期法のシミュレーション解析

理想的なパルス信号をnMOSスイッチに注入

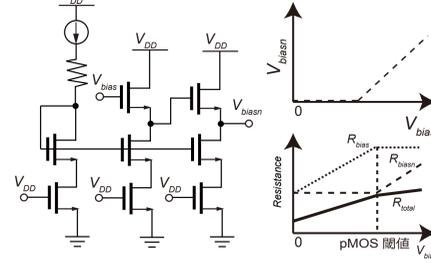


- 発振周波数: 8.98GHz
- より高周波では注入信号のパルス幅を狭くする必要がある
- パルスジェネレータの設計が困難となる

提案手法

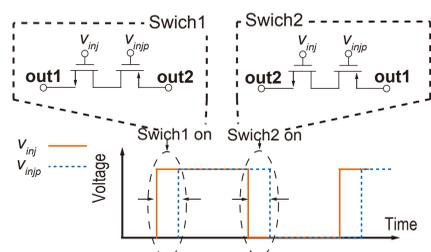


● 広帯域動作を可能にするバイアスレベルシフト回路



- 遅延セルのpMOSの負荷抵抗値を $V_{bias} \cdot V_{biasn}$ で制御
- 合成負荷抵抗値を線形動作させる
- Rail-to-Railの広い制御電圧範囲で周波数可変可能

● nMOS と pMOS を用いた注入同期回路

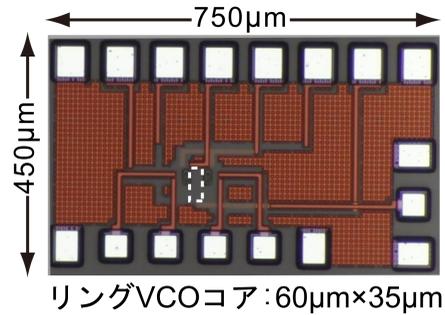


- 位相をずらした矩形波を入力
- 矩形波の立ち上り・立ち下がり時に同期
- 実効的に狭パルス化することで位相同期を実現

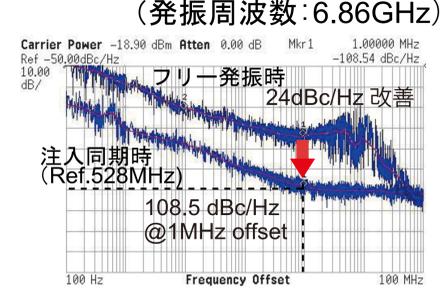
パルスジェネレータを必要としない構成

測定結果

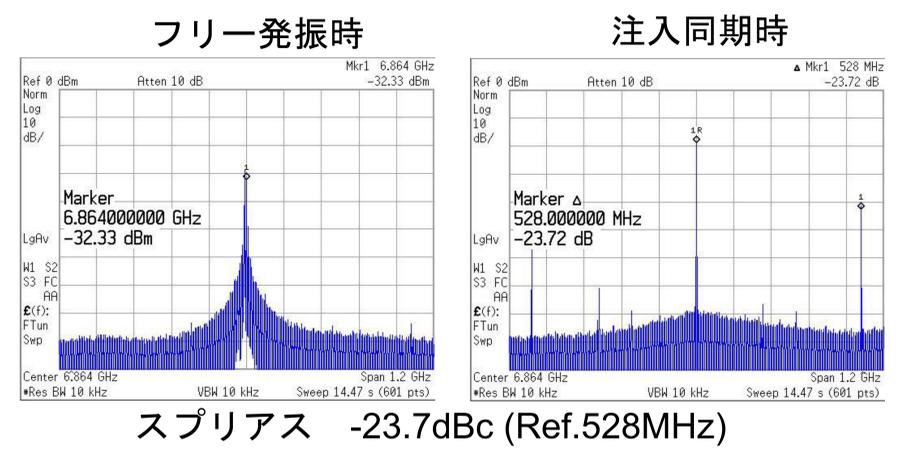
● 試作チップ写真



● 位相雑音特性 (発振周波数: 6.86GHz)



● スペクトラム (発振周波数: 6.86GHz)



結論

Process Technology	65nm CMOS
VCO Topology	Ring
Ref. Frequency f_{ref}	528MHz
Frequency Range	3.95GHz~8.98GHz
Power consumption	12mW
Phase Noise	-108.5dBc/Hz@1MHz offset ($f_o=6.86GHz$)
Spurious	-23.7dBc
Active Area	60um x 35um

- パルスジェネレータを必要としない注入同期回路を提案し、位相同期を確認した。
- 注入同期手法によって、位相雑音特性を 24.0dBc/Hz 改善した。
- レベルシフト回路を用いて、pMOS 負荷を線形動作させ、3.95GHz~8.98GHz の広帯域動作を確認した。