

スケーラブルトランシーバの研究

東京工業大学



発表者: 米澤 慎, 金丸 法史 代表者: 益 一哉

研究背景と目的

RF CMOSトランシーバのインダクタレス化の検討

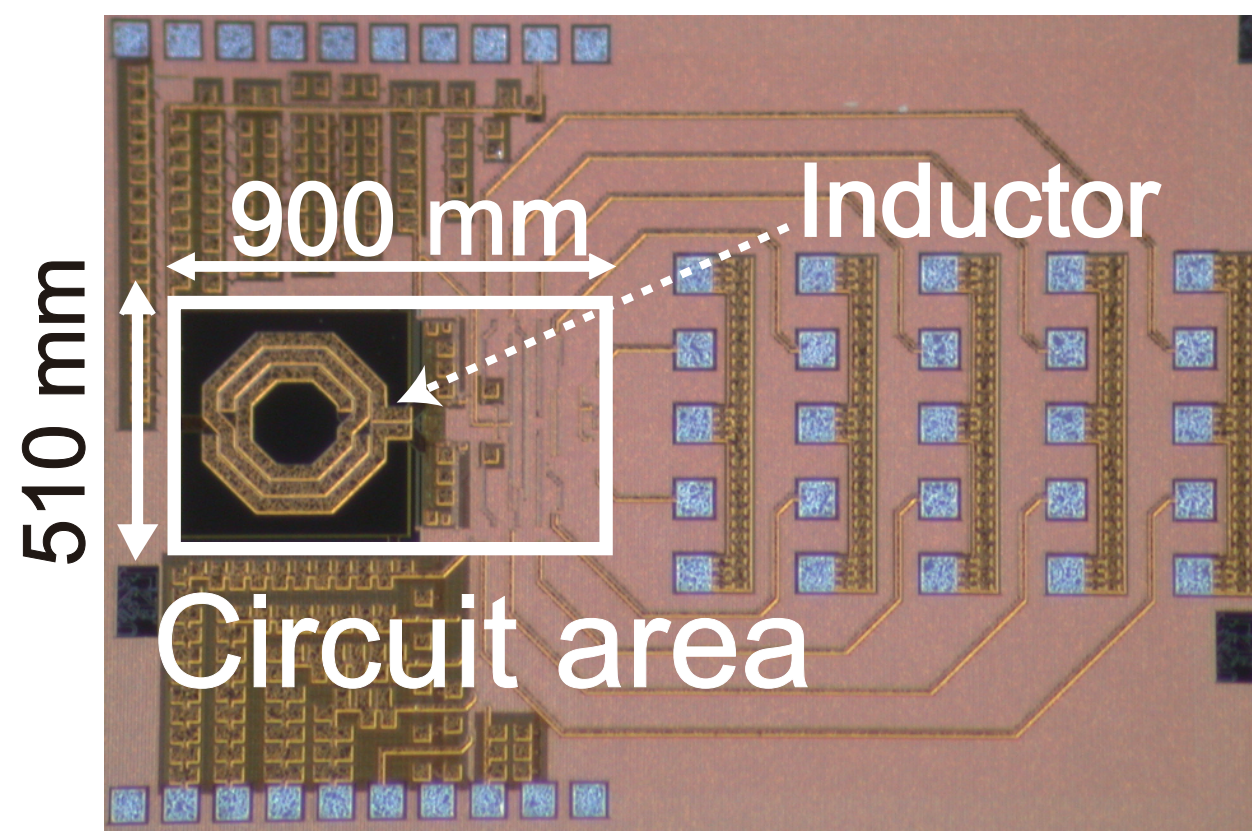
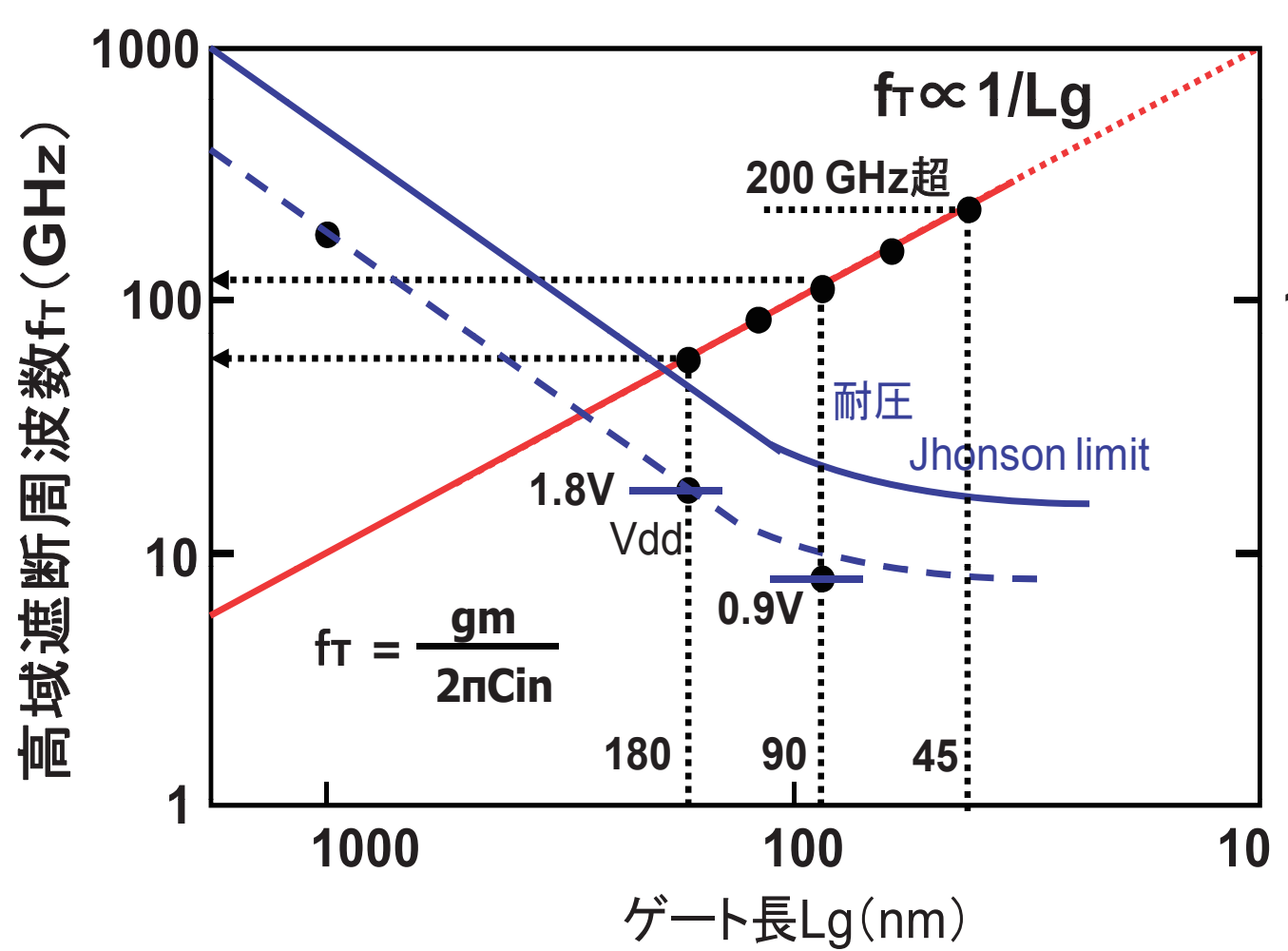
Si CMOSプロセスの微細化

[メリット]

高速・高周波動作の実現
駆動能力大→低電力化
小面積化

[デメリット]

受動素子面積の相対的増加
回路面積縮小の困難

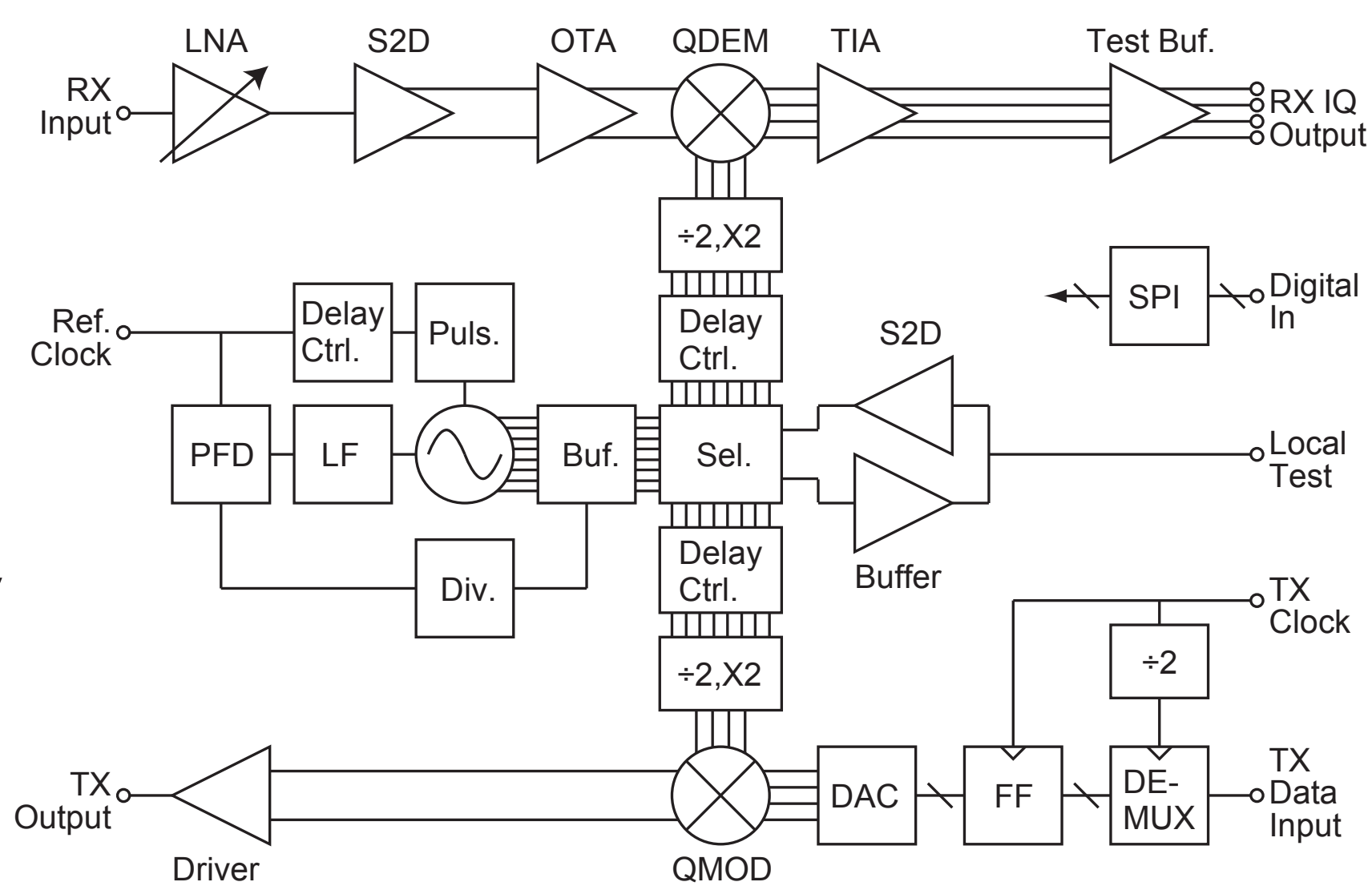


提案構成

スケーラブル回路としてCMOSインバータ型に着目

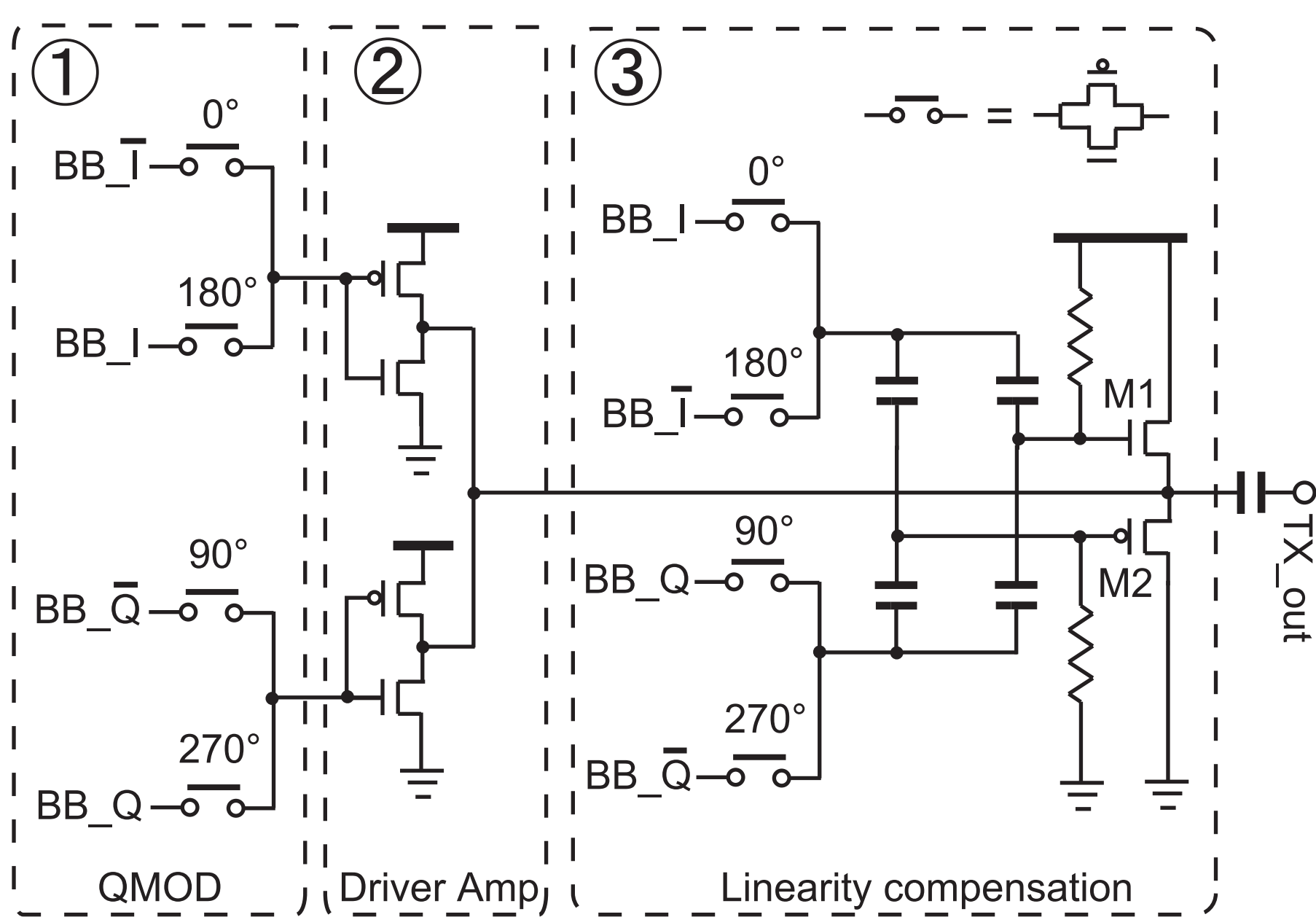
全体構成

- ダイレクトコンバージョン方式
- QPSK 変復調方式の採用
- 90nm プロセスで電源電圧 1V



送信回路

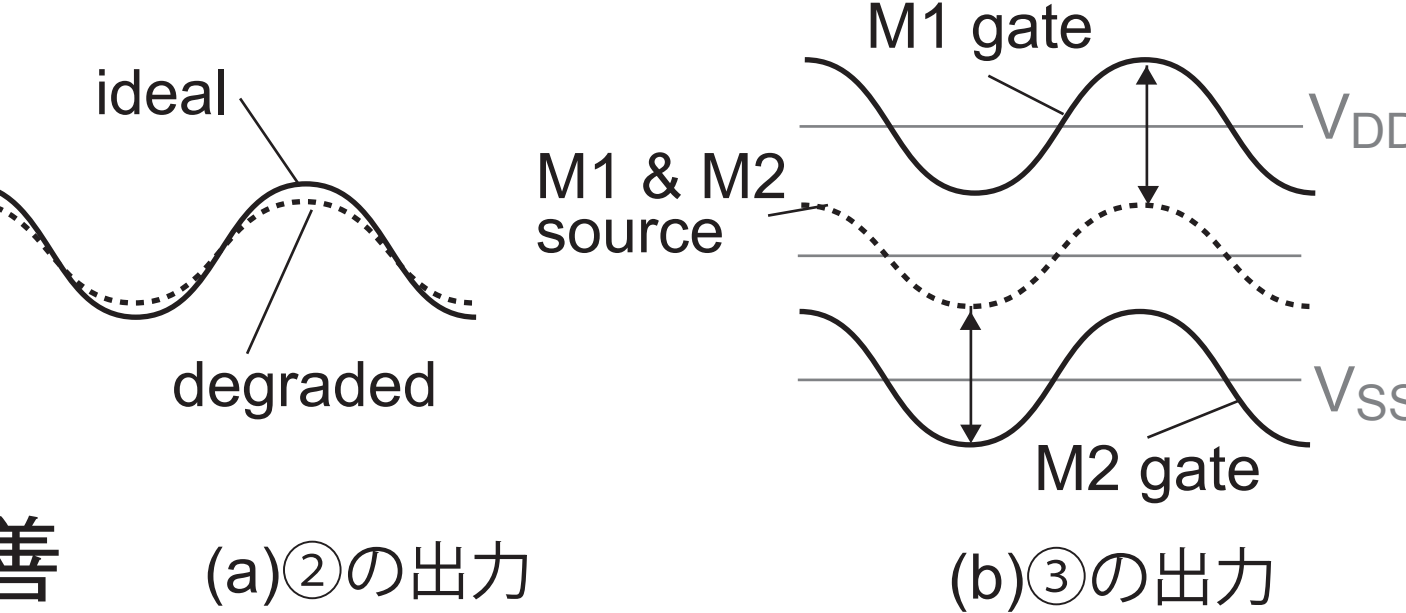
- CMOS スイッチによる変調 (ベースバンド信号に対応) ベースバンド信号の大振幅化 (高 SNR 化と高周波化)
- インバータ型増幅器 (ダイナミックレンジの確保)



更なる線形性の向上

- 線形性補償回路による線形性の確保

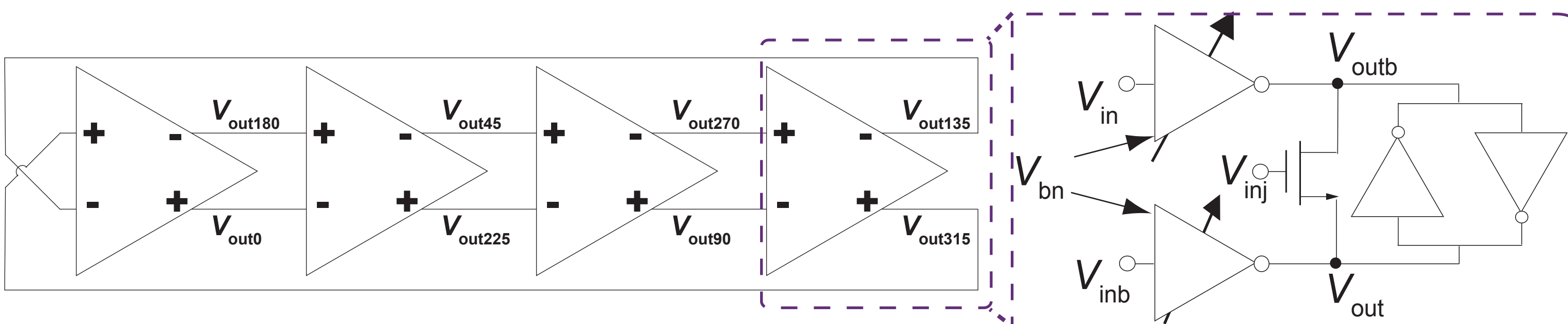
(a) 大信号入力による線形性の悪化



(b) 位相・バイアス制御により線形性を改善

PLL回路(VCO)

- 注入同期型リング発振器構成 → 低位相雑音の IQ 信号の生成



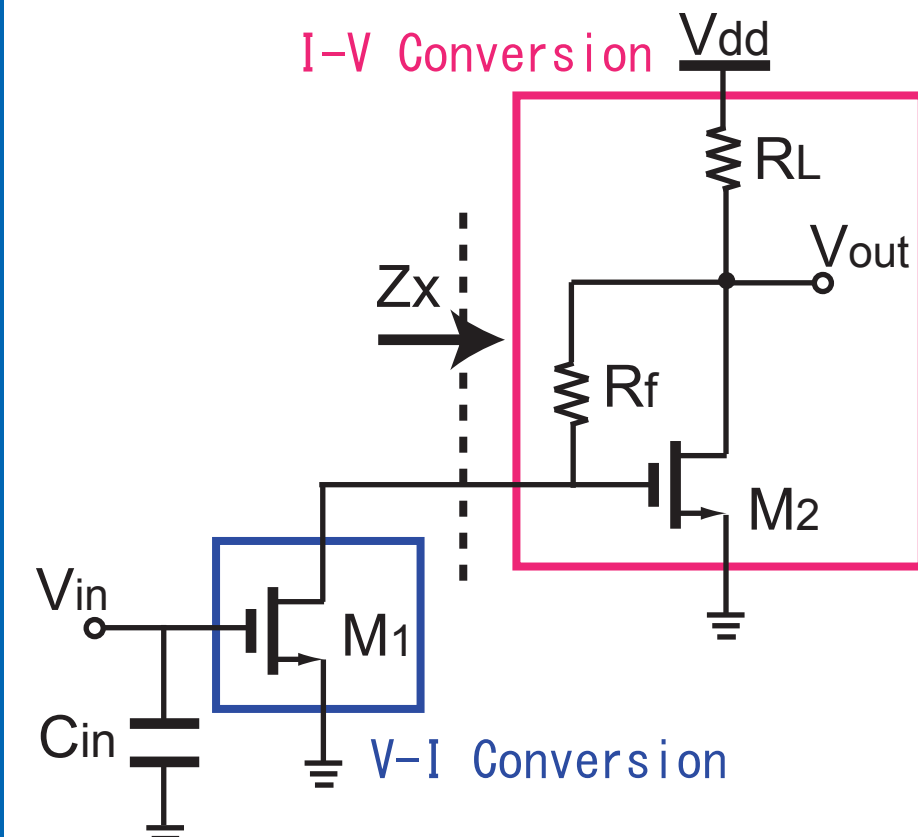
受信回路

- Cherry-Hooper 構成を応用

二段目の低入力インピーダンスよりミラー容量を低減

$$Z_x = \frac{R_f + (r_{o2} \parallel R_L)}{1 + g_{m2}(r_{o2} \parallel R_L)} \cong g_{m2}^{-1}$$

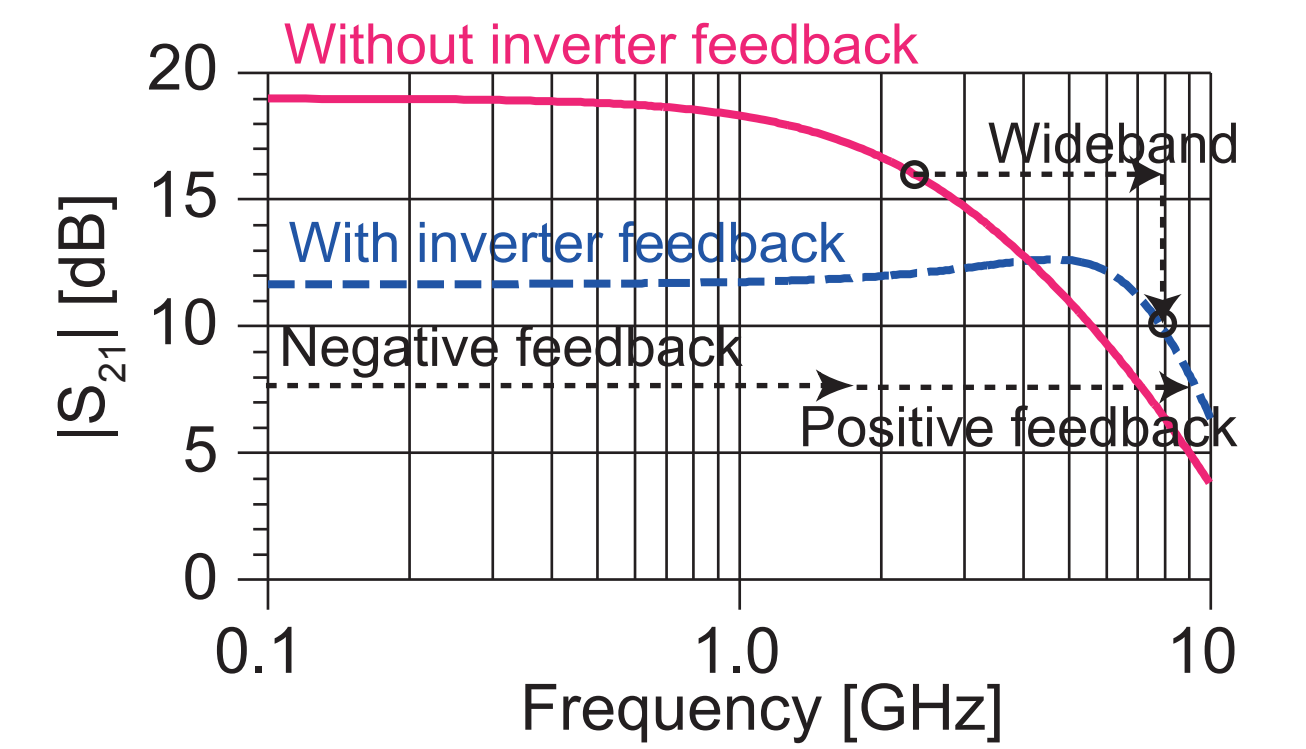
$$C_{in} = C_{gs1} + C_{gd1}(1 + g_{m1}Z_x)$$



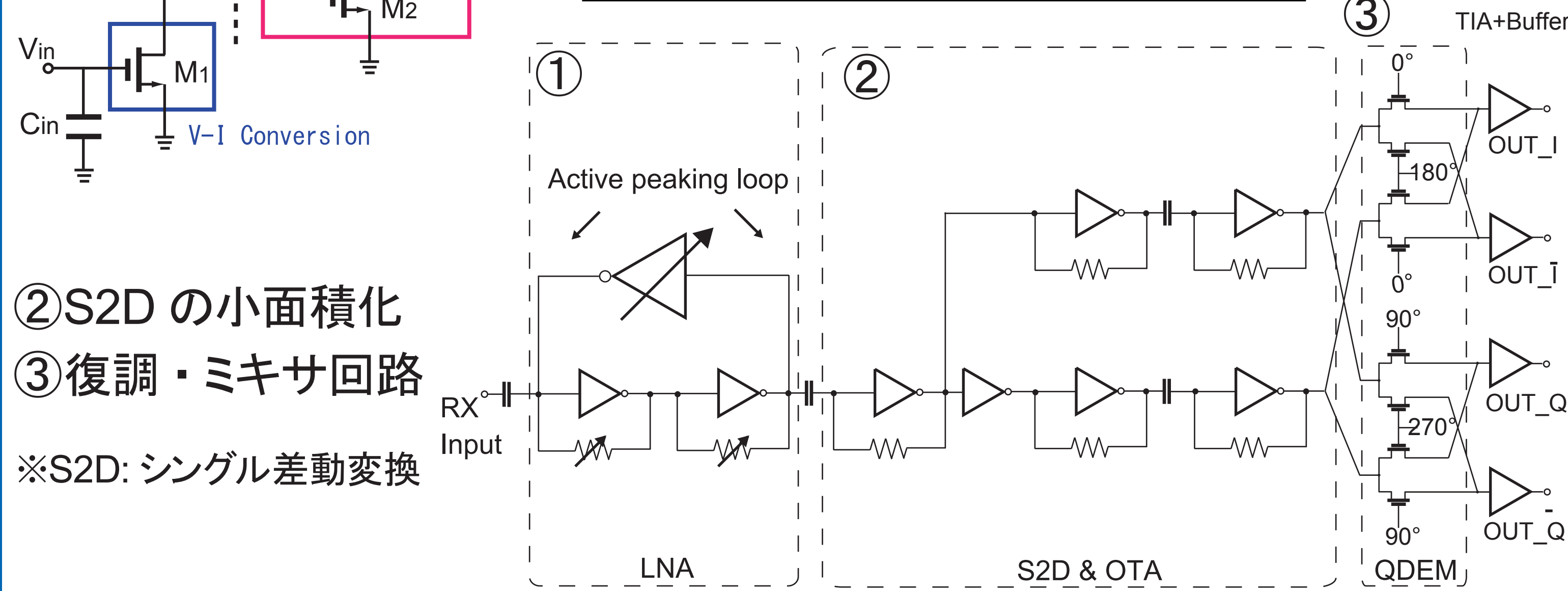
- Active Peaking 構成を提案

低周波→位相回転を無視→負帰還
高周波→位相回転が影響→正帰還

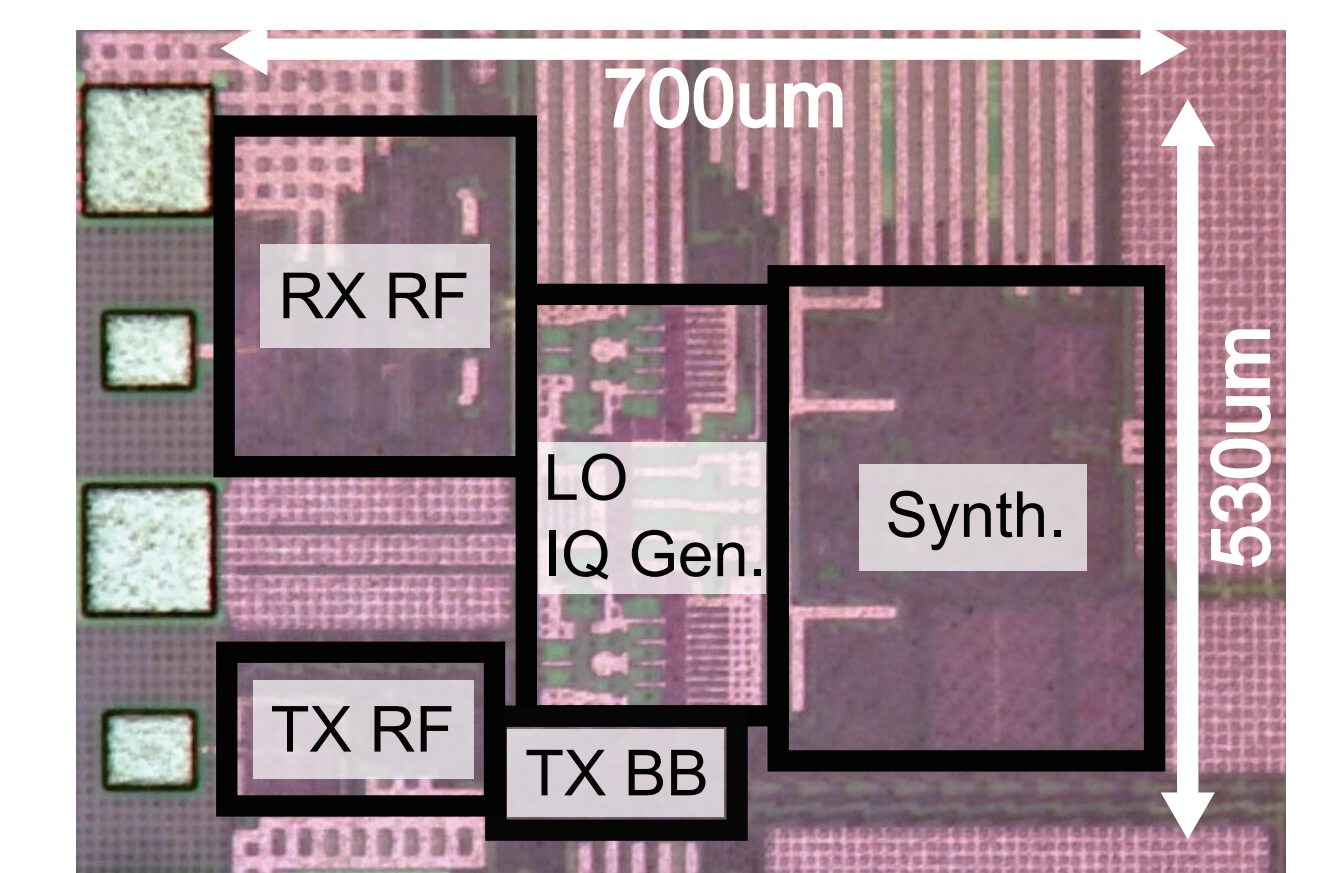
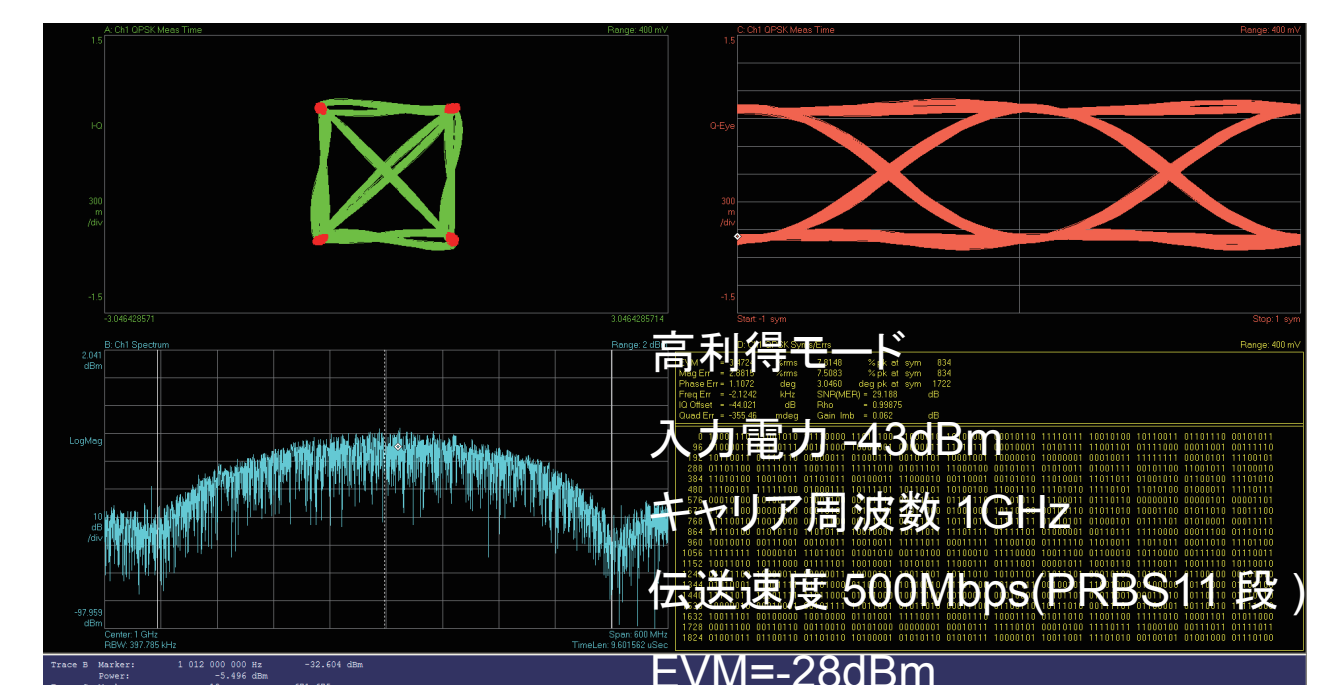
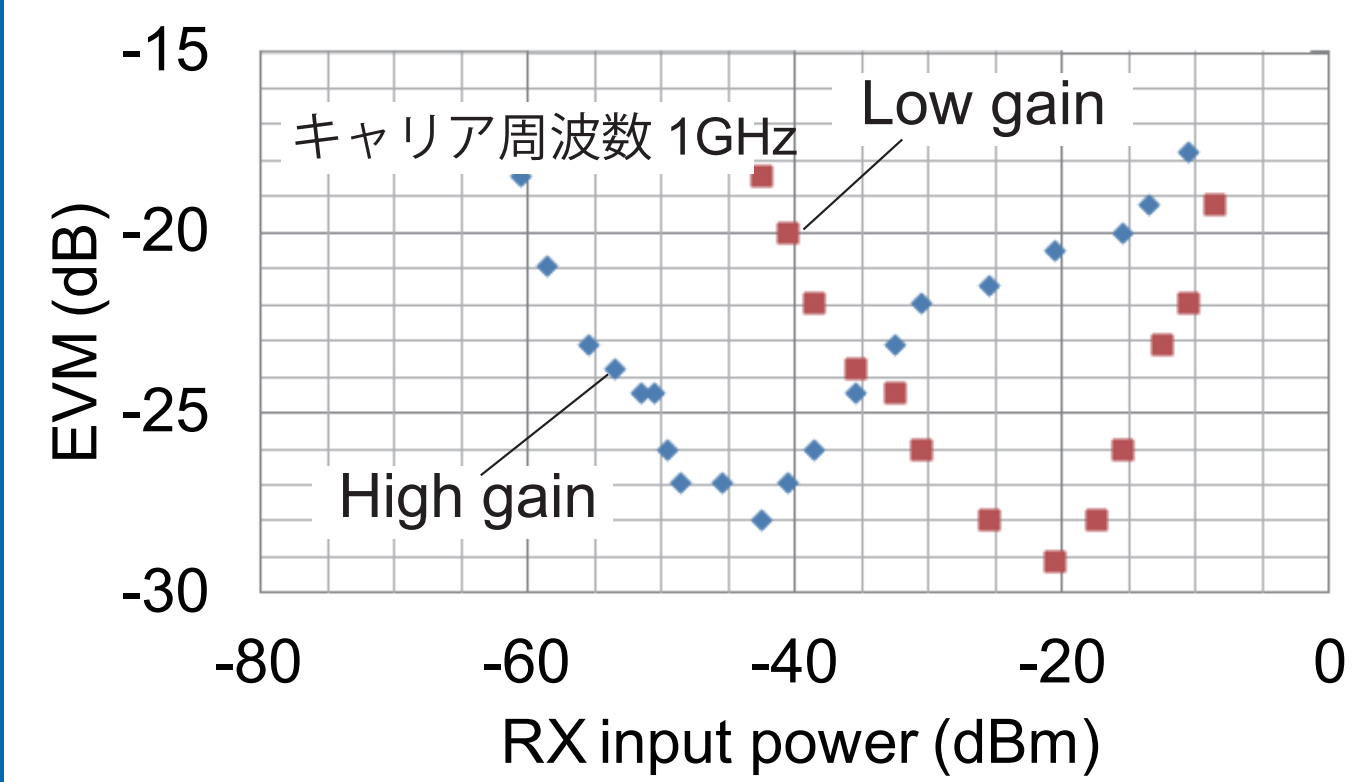
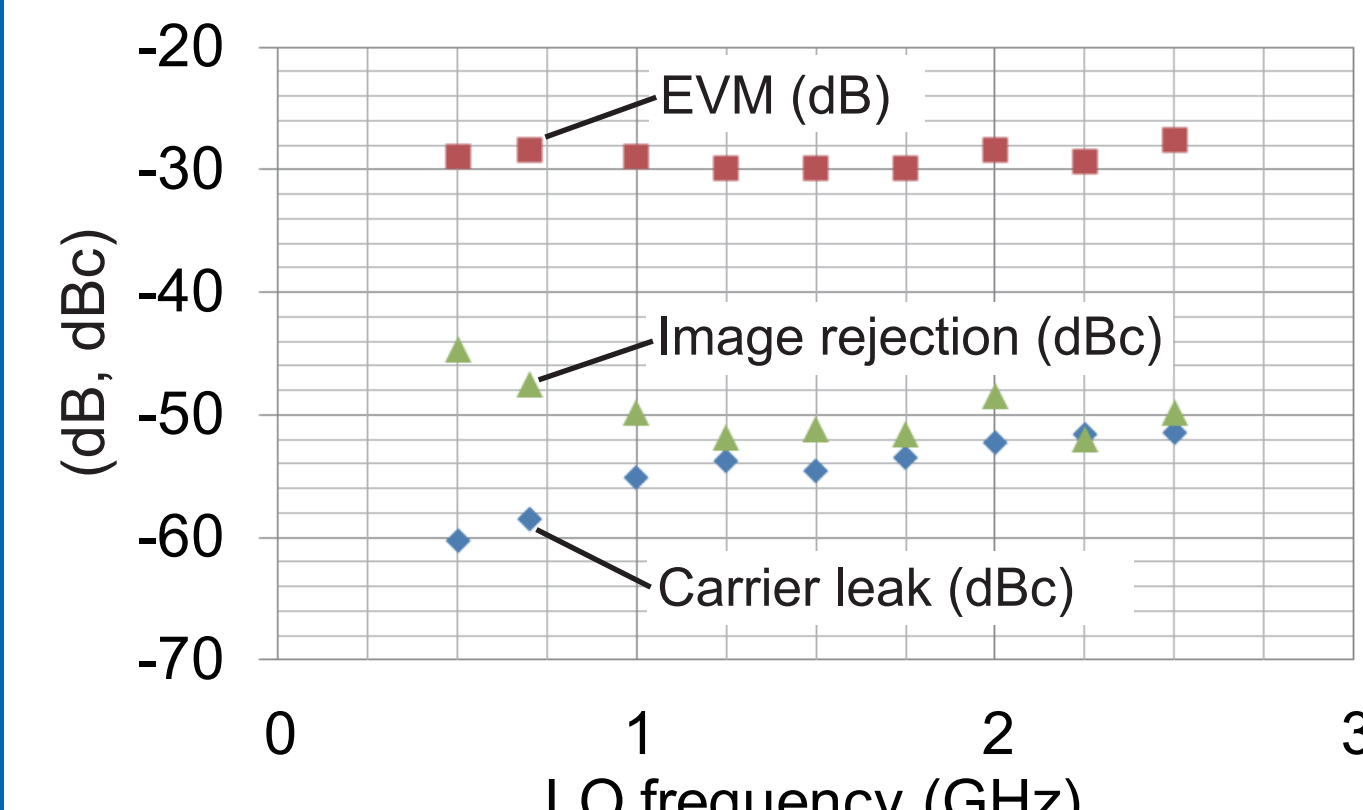
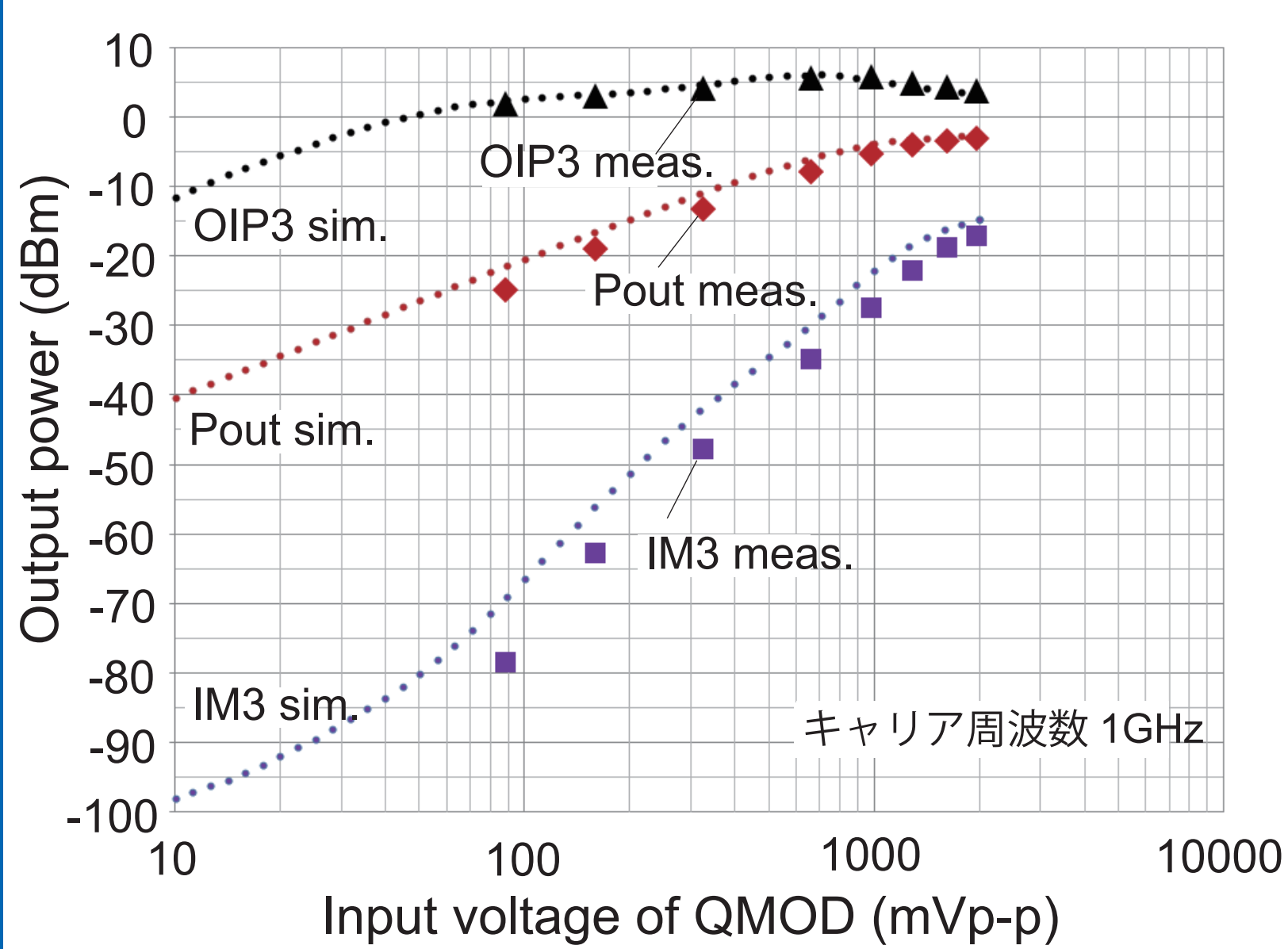
インバータ帰還によって入力を整合を確認



インダクタレスによる広帯域化技術



測定結果



プロセス	90nm CMOS
帯域	0.5-2.5GHz(Tx) 0.5-1.5GHz(Rx)
消費電力	11.9mW(Tx) 35.3mW(Rx) 35.0mW(LO+Rx Buffer)
受信感度	-60dBm(EVM=-20dB)
ダイナミックレンジ (Rx)	50dB
電源電圧	1.0V
送信電力	-5dBm
伝送速度	500Mbps

まとめ

- ◆ CMOSインバータ回路に着目し低電源電圧動作・小面積・広帯域化が可能なスケーラブル回路構成を提案 (インダクタレス化)
- ◆ 線形性補償回路による送信回路構成を明確化
- ◆ 注入同期型リング発振器による低位相雑音化を実現
- ◆ Cherry-HooperとActive Peaking技術で広帯域受信回路を明確化
- ◆ 500Mbpsの通信を0.21nJ/bitで実現